UNIVERSITATEA NAȚIONALĂ DE ȘTIINȚĂ ȘI TEHNOLOGIE POLITEHNICA BUCUREȘTI, ROMÂNIA

Școala Doctorală de Electronică, Telecomunicații și Tehnologia Informației

REZUMAT

Ing. Dan-Ioan-Dumitru STOICA

ARHITECTURI CU INTERFAȚĂ DIGITALĂ DIRECTĂ PENTRU SENZORI DE TIP CMOS HALL

DIRECT-TO-DIGITAL INTERFACES FOR CMOS HALL SENSORS

COMISIA DE DOCTORAT

Prof. Dr. Ing. Ion MARGHESCU UNSTPB Politehnica București	Președinte
Prof. Dr. Ing. Gheorghe BREZEANU UNSTPB Politehnica București	Conducător de doctorat
Prof. Dr. Ing. Dan LASCU Universitatea Politehnica Timișoara	Referent
Conf. Dr. Ing. Marius NEAG Universitatea Tehnică din Cluj-Napoca	Referent
Conf. Dr. Ing. Gheorghe PRISTAVU UNSTPB Politehnica București	Referent

BUCUREȘTI 2026

Mulțumiri

După șaptesprezece ani de muncă în domeniul senzorilor magnetici și trei ani dedicați acestei teze de doctorat sunt multe persoane cărora le sunt recunoscător.

Aș dori să mulțumesc domnului Prof. Dr. Ing. Gheorghe Brezeanu, supervizorul meu academic de la UNSTPB București, pentru angajamentul său de a supraveghea această lucrare. Energia sa neegalată în atâtea întâlniri și conferințe telefonice mi-a oferit motivația necesară pentru a scrie articolele și teza finală. Discuțiile amănunțite și expertiza sa în atâtea aspecte ale microelectronicii au oferit claritatea și coerența necesare tezei.

Aș dori să exprim recunoștință comisiei de îndrumare și examinare a tezei, Dr. Ing. Oana Măncioiu, Prof. Dr. Ing. Florin Drăghici, Conf. Dr. Ing. Gheorghe Pristavu și Dr. Ing. Florin Mitu, pentru discuțiile fructuoase care au îmbunătățit teza și prezentările conexe.

Recunoștință este acordată departamentului Sense & Control de la Infineon Technologies, România, pentru mediul, resursele și materialele oferite pentru acest proiect de doctorat. Sunt recunoscător primilor mei mentori în companie, Prof. Traian Vișan și Mihai Sărăroiu, care m-au introdus în lumea proiectării de circuite de semnal mixt.

Un mare mulțumesc echipei de proiectare analogică (AD) din București pentru discuțiile tehnice de înalt nivel. Mulți dintre ei au contribuit la cip-urile prezentate în acest articol. Mulțumesc lui Ionuț Cristea, Antonio Pieleanu, Andrei Roman, Oana Măncioiu, Constantin Crișu, Valentin Neagu, Bogdan Alistar, Cătălina Voicu, Alexandru Ștefan, Ionuț Velea. Apreciere lui Andrei Ciobanașu de la AD Iași pentru discuțiile amănunțite, precum și pentru contribuțiile sale valoroase la dezvoltarea conceptului și articolului despre demodulare digitală. Aș dori să mulțumesc lui Andrei Gheorghe pentru dezvoltarea și optimizarea circuitelor și conceptelor digitale. Mulțumiri Ancuței Gheorghiu, lui Dorel Tudor, Adelinei Bratu și Biancăi Dumitrică pentru layout-urile de circuit de înaltă calitate. Mulțumiri lui Liviu Turică, Andreea Ionescu, Viorel Clipa, Cristian Mușat, Dana Săndulescu pentru contribuțiile lor valoroase la configurarea măsurătorilor și furnizarea datelor de măsurare detaliate.

În final, aș dori să îi mulțumesc lui Mario Motz. Este un privilegiu să lucrezi cu cineva cu o expertiză tehnică atât de excepțională în domenii atât de diverse. Datorez mare parte din cunoștințele mele tehnice discuțiilor cu el.

Cuprins

1 Introducere **1**

2 Dispozitivul Hall **3**

3 Circuite de Preluare a Semnalului pentru Senzori Magnetici **5**

4 Senzor Magnetic cu ADC ΣΔ și Bucle Digitale de Corecție a Decalajului (D2D MS1) **7**

4.1 Introducere 7

4.2 Implementarea Circuitelor 8

4.2.1 Senzorul Hall cu Curent Rotativ 8

4.2.2 Implementarea Convertorului Analog-digital 9

4.2.3 Secvențe de Temporizare 10

4.2.4 Implementarea Buclelor Digitale de Corecție a Ondulației de Decalaj 11

4.2.5 Filtrele Digitale 12

4.3 Rezultate Experimentale 12

5 Senzor Magnetic cu ADC ΣΔ și Demodulare Exclusiv Digitală (D2D MS2) **14**

5.1 Introducere 14

5.2 Implementarea Circuitelor 15

5.2.1 Senzorul Hall cu Curent Rotativ 15

5.2.2 Implementarea Convertorului Analog-digital 15

5.2.3 Tehnici de Demodulare Digitală 17

5.2.4 Filtrele Digitale 18

5.3 Rezultate Experimentale 19

6 Performanțele Senzorilor Magnetici Propuși **22**

7 Concluzii **25**

7.1 Rezumat 25

7.2 Contribuții Originale 27

7.3 Lista Publicațiilor Originale 28

7.4 Perspective pentru Dezvoltări Ulterioare 30

Referințe Bibliografice **31**

Capitolul 1

Introducere

Aplicațiile auto, industriale și de consum sunt sisteme complexe care necesită senzori pentru a monitoriza parametri specifici, a prelucra informațiile dobândite și a răspunde la mediu în timp real. Principiul de operare cel mai general constă într-un circuit integrat cu senzor, o unitate de control și un actuator.

Interfața dintre senzor și controler poate fi digitală sau analogică. O interfață digitală este mai ușor de utilizat și oferă un grad mai mare de imunitate la perturbații și zgomot, care pot fi semnificative în mediile auto. În timp ce o ieșire analogică oferă un semnal de înaltă rezoluție care capturează și schimbări rapide ale parametrului măsurat, este important de precizat că o reprezentare digitală a semnalului este oricum necesară în controler pentru a facilita implementarea unor algoritmi hardware sau software complecși.

În cadrul pieței de senzori, lângă traductori inerțiali, de temperatură și de presiune, senzorii magnetici joacă un rol cheie în controlul precis al sistemelor avansate. În timp ce, în mod tradițional, piața auto a fost responsabilă pentru majoritatea veniturilor, piața de consum este pe cale să o depășească în volum, cu o estimare de aproximativ 7 miliarde de unități până în 2029 [1], cu aplicații cum ar fi stabilizarea optică a imaginii (OIS) și busola electronică (eCompass), dar și joystick-uri sau căști de realitate virtuală (VR).

Senzorii de câmp magnetic oferă o detecție precisă a poziției unghiulare, liniare și 3D, precum și a mișcărilor de rotație [2]. Există multe tehnologii de detecție magnetică [3], adică efecte fizice care transpun câmpul magnetic într-un semnal electric. Câteva dintre ele sunt bazate pe un efect rezistiv, cum ar fi efectul de magnetorezistență anizotropică (AMR), efectul de magnetorezistență gigantică (GMR) și efectul de magnetorezistență tunel (TMR). Acestea sunt dispozitive cu sensibilitate ridicată, dar precizia lor este limitată la aproximativ 5% din gama de măsurare completă din cauza efectelor de decalaj (*offset*) și histerezis.

În contrast cu acestea, efectul Hall nu este rezistiv. Senzorii de efect Hall din siliciu (Si) sunt, în general, preferați din punct de vedere al costului, deoarece circuitele integrate sunt fabricate în tehnologia Complementary Metal-Oxide-Semiconductor (CMOS). Ei oferă o liniaritate excelentă chiar și în câmpuri magnetice puternice (în gama Tesla) fără a arăta efecte de histerezis sau de saturație [4]. Acest lucru îi face potriviți pentru

aplicații moderne care cer robustețe la câmpuri parazite și o distanță mică față de magneți, rezultând cerințe de gamă magnetică largă, în același timp cu decalaj mic și zgomot redus. Chiar și cu o sensibilitate a dispozitivului Hall de 100 de ori mai mică decât cea a unui senzor TMR, precizia poate depăși 0,1% din gama de măsurare completă atunci când se aplică tehnica specială de rotire a curentului (*spinning-current*).

Calea tipică de prelucrare a semnalului este în principal analogică, constând dintr-un amplificator, un filtru și un circuit tampon de ieșire (*output buffer*), împreună cu tehnici de reducere a decalajului, cum ar fi modularea (*chopping*). Se fac eforturi în direcția unor sisteme de interfață de senzor mai puțin complexe și mai orientate spre digital. Abordările direct digitale (*direct-to-digital*) au fost utilizate cu succes pentru multe tipuri de senzori, precum și pentru senzorii Hall [5], dar mai rămâne progres de făcut în ceea ce privește gama magnetică, aria și consumul de putere.

Aplicațiile moderne necesită game magnetice mai largi pentru a acomoda o varietate de magneți și distanțe între componente. În același timp, capacitatea de a detecta precis chiar și semnale slabe rămâne o caracteristică importantă, ceea ce se traduce în cerințe de decalaj mic și zgomot redus. În același timp, există nevoia de a include mai multă putere de procesare pe cip, cum ar fi liniarizarea sau corecția decalajului şi a câştigului, capacităţi care îmbunătățesc în continuare performanța și precizia sistemului [2]. În plus, provocările din aplicațiile robotice, cum ar fi senzorii tactili, pot fi abordate printr-o abordare multimodală, care include senzori Hall 3D, dar care necesită o prelucrare intensivă a semnalului digital. În final, aplicațiile de consum necesită tensiuni de alimentare mai mici, în gama 1,5 V sau chiar 1,0 V, și un consum redus de curent.

Obiectivul acestei teze de doctorat este de a demonstra că interfețele de senzor direct digitale – care conectează convertorul analog-digital (ADC) direct la senzorul magnetic – sunt capabile să rezolve simultan toate provocările descrise. Înlăturarea preamplificatorului permite game magnetice mai largi, deoarece tensiunea de ieșire a senzorului, chiar și în cazul semnalelor în gama Tesla, este de ordinul zecilor de milivolți, ceea ce poate fi ușor acomodat de un convertor analog-digital (ADC), chiar și în prezența unor decalaje inițiale mari și a tensiunilor de alimentare reduse. Nu sunt necesare compromisuri în ceea ce privește performanța: energia și aria consumate în preamplificator vor fi redirecționate către etajul de intrare al convertorului pentru a menține același nivel de zgomot ca înainte. Anumite tipuri de convertoare, și anume convertoarele sigma-delta ($\Sigma\Delta$) în timp continuu (CT), reduc împăturirea spectrală, evitând degradarea zgomotului din această perspectivă. Tehnicile de rejecție a decalajului din interfața analogică pot fi adaptate și chiar îmbunătățite, pentru a permite același sau chiar un decalaj rezidual mai bun.

Pentru a demonstra potențialul interfețelor direct-to-digital pentru senzorii Hall CMOS, au fost realizate două prototipuri în tehnologia 130 nm care prezintă mai multe inovații tehnice și oferă o soluție scalabilă care poate fi ușor adaptată la noduri de tehnologie mai avansate.

Capitolul 2

Dispozitivul Hall

Efectul Hall apare atunci când un conductor sau un semiconductor este polarizat cu un curent constant I, în timp ce un câmp magnetic B este prezent. Purtătorii de sarcină care se deplasează prin (semi-)conductor experimentează o forță Lorentz și un câmp electric este creat pentru a echilibra deplasarea sarcinii. Tensiunea rezultată este tensiunea Hall (Fig. 2.1a), care are o dependență puternică de curentul aplicat, geometria și proprietățile materialului [6].

Pentru o funcționare fiabilă în diverse aplicații, circuitul integrat care însoțește senzorul Hall trebuie să asigure o sensibilitate stabilă cu variațiile de temperatură, tehnologice și deriva în timp de viaţă (*lifetime drift*) [4]. Acest lucru necesită un decalaj mic, zgomot mic, o sensibilitate mică la temperatură și tensiunea mecanică, și un consum mic de curent, parametrii cheie ai dispozitivului fiind sensibilitatea, decalajul, zgomotul și rezistența.

Rezistența Hall R_{Hall} joacă un rol important, deoarece afectează zgomotul termic și consumul de curent. Sensibilitatea absolută definește modul în care semnalul magnetic este transformat într-un semnal electric și este măsurat în V/T. O sensibilitate mai mare îmbunătățește raportul semnal-zgomot (SNR) și reduce impactul inexactităților circuitelor de prelucrare a semnalului.

Pentru tensiuni de polarizare tipice de 1-2 V și un consum de curent de câţiva mA, sensibilitatea absolută este în gama 50-100 μV/mT [4, 7]. Acest lucru înseamnă că un câmp magnetic de 1 mT produce semnale de tensiune Hall la nivelul zecilor de μV. Tensiunea traductorului este, în final, $v_{Hall}\ [V] = S\ [V/T] \cdot B\ [T] + v_{os}[V]$.

Decalajul (v_{os}) limitează semnalul minim pe care senzorul îl poate detecta. El este definit ca tensiunea de ieșire la 0 mT câmp magnetic, și apare în principal din cauza tensiunii mecanice și a imperfecțiunilor de procesare [6, 8]. Ajustarea (*trimming*) nu este eficientă, deoarece decalajul are o dependență puternică și neliniară cu temperatura, tensiunea mecanică și deriva în timp de viaţă.

Decalajul poate fi redus prin conectarea adecvată a 2 sau 4 elemente Hall în paralel [4] într-o manieră ortogonală pentru a anula asimetriile. Nepotrivirea (*mismatch*) între dispozitive, în special în prezența tensiunii mecanice, creează condiţiile pentru tehnici

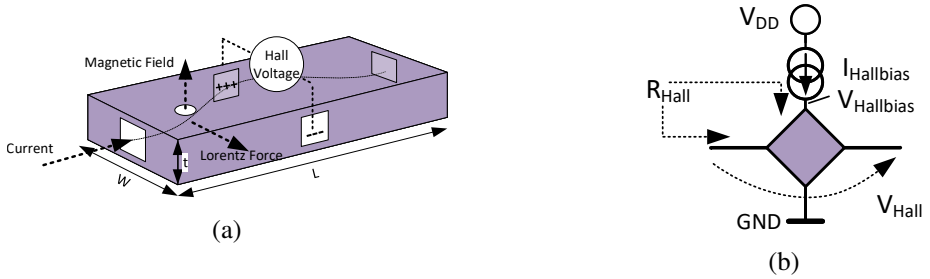


Fig. 2.1 (a) Funcționare simplificată a efectului Hall (b) Diagramă simplificată a polarizării senzorului Hall.

dinamice. Ref. [8] a propus să schimbe în mod dinamic direcția curentului într-un dispozitiv unic, pentru a anula gradientul de procesare, fără a mai fi astfel nevoie de potrivirea între dispozitive multiple. Această abordare este cunoscută sub numele de tehnica curentului rotativ (*spinning-current*). Atât timp cât sursele decalajului elementului Hall rămân constante în timpul rotației curentului, decalajul poate fi eliminat complet prin mediere sau filtrare.

Într-o implementare reală, direcția curentului este făcută să se rotească de către un prim multiplexor MOS, în timp ce terminalele sensibile sunt conectate la etajul de citire de către un al doilea multiplexor. Prin schimbarea terminalelor de ieșire în timpul fazelor de 90° și 270° [9], decalajul amplificatorului poate fi procesat împreună cu decalajul Hall (la DC), în timp ce semnalul este modulat la frecvența F_{chop}. Un demodulator este apoi necesar după amplificator pentru a readuce semnalul în banda de bază.

Gradientul de temperatură și de tensiune mecanică, combinat cu dependența de tensiune a grosimii stratului Hall, introduce componente de decalaj care nu pot fi diferenţiate de semnal într-o schemă de rotire a curentului cu 2 faze. Generalizarea schemei la 4 faze permite să se distingă și aceste efecte secundare.

Decalajul prezent înainte de aplicarea tehnicii curentului rotativ este numit "decalaj inițial" și poate fi de ordinul a 5-10 mT (1σ). Decalajele inițiale de ordinul doi pot ajunge la 0,5 mT (1σ). Decalajul modulat care trebuie filtrat este numit "ondulație de decalaj" (*offset ripple*) și, dacă nu este redus corespunzător, va contribui la bugetul de zgomot.

Eroarea de decalaj rămasă care nu poate fi de obicei distinsă de semnal, limitând astfel rezoluția sistemului, este numită "decalaj rezidual" și provine din contribuții care se rotesc cu curentul, efecte spațiale care se aliază la DC sau efecte dinamice, cum ar fi injecția de sarcină și cuplajul ceasului. O abatere standard de câţiva μT este considerată a fi la nivelul tehnicii [5].

În final, o notă legată de dezavantajul tehnicii dinamice de anulare a decalajului. Ondulația de decalaj trebuie suprimată de un filtru, ceea ce reduce lățimea de bandă și introduce întârzieri. Creșterea F_{chop} reduce energia ondulației de decalaj prin atenuarea crescută a filtrului la frecvenţa respectivă, dar are dezavantajul unor vârfuri de tensiune crescute care se demodulează în decalaj rezidual.

Capitolul 3

Circuite de Preluare a Semnalului pentru Senzori Magnetici

Semnalul Hall, de obicei în intervalul microvolți (μV), poate fi ușor acoperit de decalajele de nivel militesla (mT) care provin de la senzorul însuși. Circuitele specializate de preluare a semnalului trebuie să fie optimizate în privința zgomotului și a decalajului, adesea utilizându-se tehnici precum modularea (*chopping*). În această teză, "circuite de preluare" și "interfață de senzor" sunt folosite în mod interschimbabil.

În cazul unui circuit integrat (IC) cu interfață de senzor analogică (Fig. 3.1a), amplificatorul este utilizat pentru a reduce cerințele asupra etajelor următoare, cum ar fi un filtru sau un ADC. Un circuit tampon este uneori utilizat după filtru pentru a furniza o ieșire cu impedanță mică, astfel încât implementarea ADC-ului să fie flexibilă. Pentru anumite aplicații, ADC-ul este plasat în afara cipului și circuitul tampon servește ca etaj final, dar în numeroși senzori magnetici se preferă ADC-uri integrate pe cip, pentru a asigura o interfață de ieșire digitală robustă [5, 10–12].

ADC-ul poate fi conectat direct la senzor, în ceea ce numim interfață direct digitală (Fig. 3.1b). Cerințele de zgomot ale preamplificatorului sunt transferate ADC-ului. Deoarece nu există un filtru anti-aliasing explicit, ADC-ul trebuie să fie un convertor sigma-delta ($\Sigma\Delta$) în timp continuu (CT), care oferă în mod implicit funcționalitatea anti-aliasing [13]. Pentru a evita perturbarea senzorului, se utilizează tehnici Gm-C.

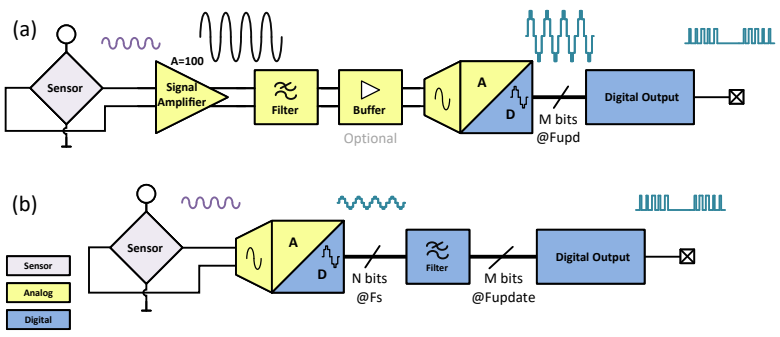


Fig. 3.1 Circuit integrat cu interfață de senzor a) analogică b) direct digitală.

Această abordare îmbunătățește gama dinamică prin evitarea limitărilor de câștig ale amplificatorului la tensiuni de alimentare scăzute. Ieșirile tipice ale senzorilor sunt limitate la zeci de mV, un ADC conectat direct nefiind expus riscului de saturație. Mai mult, metoda directă digitală economisește arie și putere consumată prin eliminarea amplificatorului, filtrelor analogice, circuitelor tampon și a buclelor analogice de corecție a decalajului, ceea ce este în mod special benefic în nodurile tehnologice avansate.

În tehnologiile CMOS, tensiunea de decalaj a etajului de preluare este de obicei în intervalul milivolților, limitând precizia senzorului. Ajustarea nu este eficientă, astfel încât, pentru reducerea decalajului, se utilizează tehnici precum auto-zero și modularea [14]. Tehnica auto-zero poate introduce zgomot în banda de bază [15], făcând modularea varianta preferată, în special pentru aplicațiile în timp continuu.

Principiul de modulare (*chopping*), ilustrat în Fig. 3.2, modulează semnalul cu o undă pătrată, separându-l de decalajul amplificatorului și de zgomotul de joasă frecvență. După amplificator, un etaj de demodulare readuce semnalul în banda de bază, în timp ce modulează decalajul și zgomotul 1/f la F_{chop}, unde pot fi filtrate. Setarea frecvenței de tăiere a filtrului la o valoarea prea mică ar compromite lățimea de bandă și ar crește aria și întârzierea. Ca opțiune, un filtru analogic de bandă respinsă (*notch*) poate suprima decalajul folosindu-se de eșantionare, dar acest lucru introduce zgomot prin împăturire spectrală [16].

Buclele analogice de corecție a decalajului oferă o alternativă [10, 17]. Prin utilizarea unui integrator pentru a acumula decalajul și a produce un semnal de compensare a acestuia, ondulația de decalaj este atenuată în calea principală, permițând utilizarea unui filtru cu bandă largă și cu întârziere mai mică. Această arhitectură s-a dovedit a fi cea mai eficientă și va fi inclusă în multiple variante în tabelul final de comparație.

Interfațarea analogică are mai multe dezavantaje. Numărul mare de blocuri analogice restricționează scalarea la noduri tehnologice mai mici, în timp ce creșterea gamei dinamice este dificilă din cauza limitărilor de câștig ale amplificatorului, ceea ce poate face ca erorile etajelor ulterioare să devină dominante. Interfețele direct digitale pot rezolva aceste provocări.

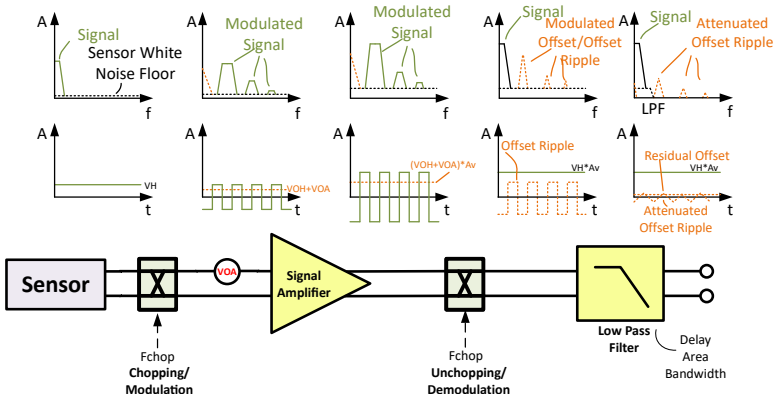


Fig. 3.2 Principiul modulării (*chopping*).

Capitolul 4

Senzor Magnetic cu ADC ΣΔ și Bucle Digitale de Corecție a Decalajului (D2D MS1)

4.1 Introducere

Acest capitol prezintă o arhitectură direct digitală cu convertor analog-digital sigma-delta în timp continuu (CT-ΣΔ-ADC) pentru un senzor magnetic în comutare (D2D MS1 = Direct-to-Digital Magnetic Sensor 1). Comparativ cu versiunile anterioare, preamplificatorul și DAC-ul de decalaj au fost eliminate. Informația magnetică este accesibilă la rezoluție și rată de eșantionare ridicate înaintea comparatorului digital, făcând calea de procesare a semnalului potrivită și pentru aplicații alternative precum senzori Hall liniari, de unghi și de curent, atâta timp cât cerințele de lățime de bandă sunt limitate la zeci de kHz. Pentru reducerea ariei, se preferă o implementare cu urmărire (*tracking*) a cuantizatorului din bucla internă, în timp ce bucle digitale de rejecție a ondulației sunt utilizate pentru a suprima decalajul pe calea principală. Împreună cu o schemă originală de temporizare, aceste tehnici duc la decalaj și densitate de zgomot mai mici comparativ cu majoritatea soluțiilor existente, reducând totodată aria și consumul de putere. În principal datorită gamei dinamice îmbunătățite, se obține cel mai bun indice de performanță (*FOM*) pentru senzorii magnetici Hall CMOS, depășind starea artei cu cel puțin 3,1x. Acest sistem a fost prezentat în lucrarea noastră [18].

Sistemul propus (D2D MS1) este prezentat în Fig. 4.1. Un senzor Hall, împreună cu cutia sa de comutare (*switchbox*), livrează un semnal magnetic modulat la F_{chop} = 79 kHz. Un ΣΔ ADC în timp continuu – cu modularea etajului de intrare, cu cuantizator cu urmărire și cu bucle digitale integrate de rejecție a decalajului – readuce semnalul în banda de bază, îl convertește în digital și respinge majoritatea componentelor de decalaj nedorite. Orice artefacte reziduale la F_{chop} cauzate de rezoluția limitată a buclelor de reacție sunt reduse de un filtru notch digital operat la F_s. Un filtru cu răspuns infinit

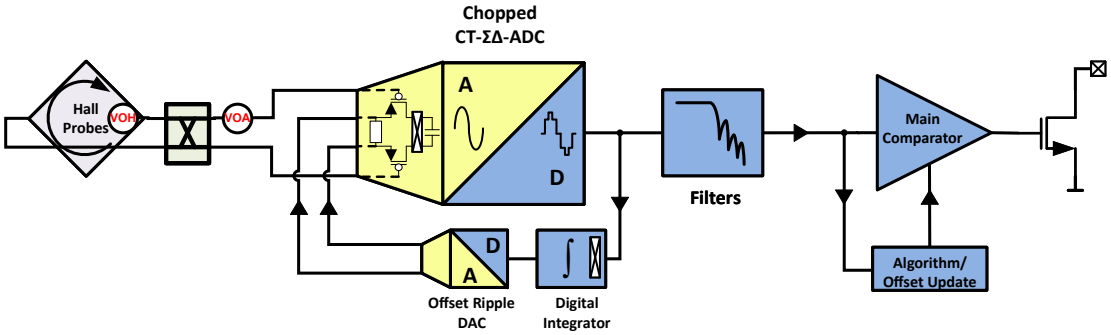


Fig. 4.1 Senzorul magnetic de comutație propus, cu interfață de citire direct digitală (D2D MS1).

la impuls (IIR) fixează lățimea de bandă finală a sistemului la F_{BW} = 14 kHz conform cu cerințele de zgomot. În acest punct, informația magnetică absolută este disponibilă la rată ridicată (F_s = 10 MHz) și la rezoluție ridicată (16 biți). Aceasta înseamnă că sistemul poate fi folosit și pentru orice tip de senzor cu ieșire liniară. Pentru un senzor de comutație, trebuie adăugat la final un comparator digital pentru a comanda comutatorul de ieșire. Aici, zgomotul de pe calea de semnal este convertit în fluctuație în domeniul timpului (*jitter*), direct proporțional cu panta câmpului magnetic la intrare. Pragurile sunt calculate cu ajutorul unor algoritmi care identifică minimele și maximele semnalului, stabilindu-le de obicei la 70% din amplitudine, cu un mic histerezis.

4.2 Implementarea Circuitelor

Implementarea la nivel de circuit a blocurilor funcționale principale ale D2D MS1 este descrisă în subsecțiunile următoare.

4.2.1 Senzorul Hall cu Curent Rotativ

Senzorul Hall cu curent rotativ (*spinning-current*) este prezentat în Fig. 4.2. Patru elemente Hall consumă 1 mA de la o sursă de 2,4 V. Ele sunt plasate în paralel, dar cuplate ortogonal, pentru a reduce orice asimetrii locale. Ele contribuie cu o densitate spectrală de zgomot de 5 nV/$\sqrt{\text{Hz}}$.

Se utilizează un schemă de rotație cu 4 faze (0°/180°/90°/270°) pentru a putea reduce și efectele de ordinul 2. Acest lucru asigură că semnalul este modulat la F_{chop}, în timp ce decalajul principal al senzorului Hall rămâne în banda de frecvențe joase (DC). Efectele de ordinul 2 sunt modulate la $2 \cdot F_{chop}$ și F_{chop} defazat cu 90°, putând astfel să fie distinse de semnal.

În schema de rotație propusă, două comutatoare (*sh23* și *sh14*) sunt utilizate pentru a accelera stabilizarea la rotații de 90°. Ele sunt activate doar pentru o perioadă scurtă de timp. Pentru a reduce efectul vârfurilor în prezența nepotrivirilor între comutatoare, s-au adăugat capacități comutate la ieșire, controlate de ceasurile *phPF*.

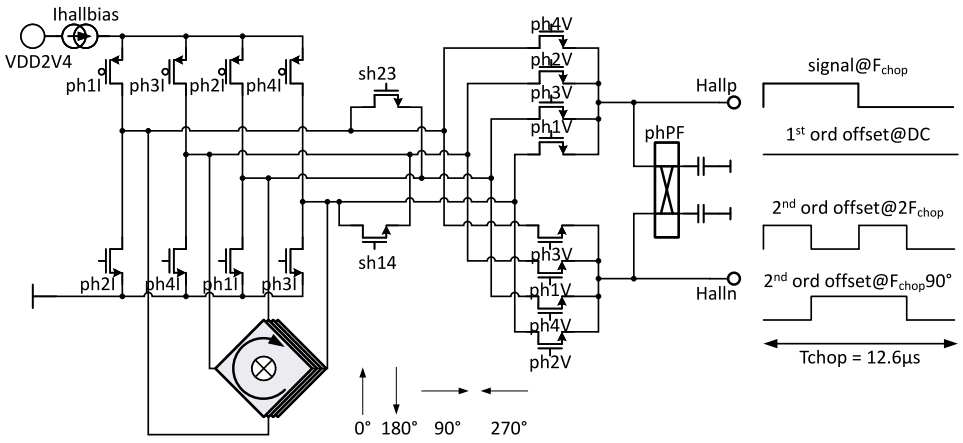


Fig. 4.2 Cutia de comutare utilizată pentru senzorul Hall cu curent rotativ.

4.2.2 Implementarea Convertorului Analog-digital

Un convertor analog-digital ΣΔ în timp continuu (Fig. 4.3) este ales pentru a beneficia de funcționalitatea inerentă de anti-aliasing a acestuia [13]. Pentru a reduce complexitatea implementării, se utilizează un filtru de buclă de ordinul 1, care constă într-un integrator, un cuantizator de 6 biți și un DAC de 6 biți cu comutare de curent care implementează calea de feedback a modulatorului. Arhitectura utilizează modularea pentru a separa decalajul etajului de citire, în timp ce bucle digitale sunt utilizate pentru a suprima decalajul înainte de a ajunge la cuantizator. Buclele de decalaj reutilizează DAC-ul principal ΣΔ pentru cei 6 biți MSB și necesită un DAC suplimentar de 4 biți, pentru a atinge o rezoluție totală de 10 biți. Orice decalaj rezidual este respins de un fitru notch digital, iar un filtru IIR fixează lățimea de bandă finală.

Integratorul este implementat ca un cascod pliat cu degenerare de sursă, urmat de condensatoare referite la masa virtuală diferențială care ajută și la stabilitatea pe modul

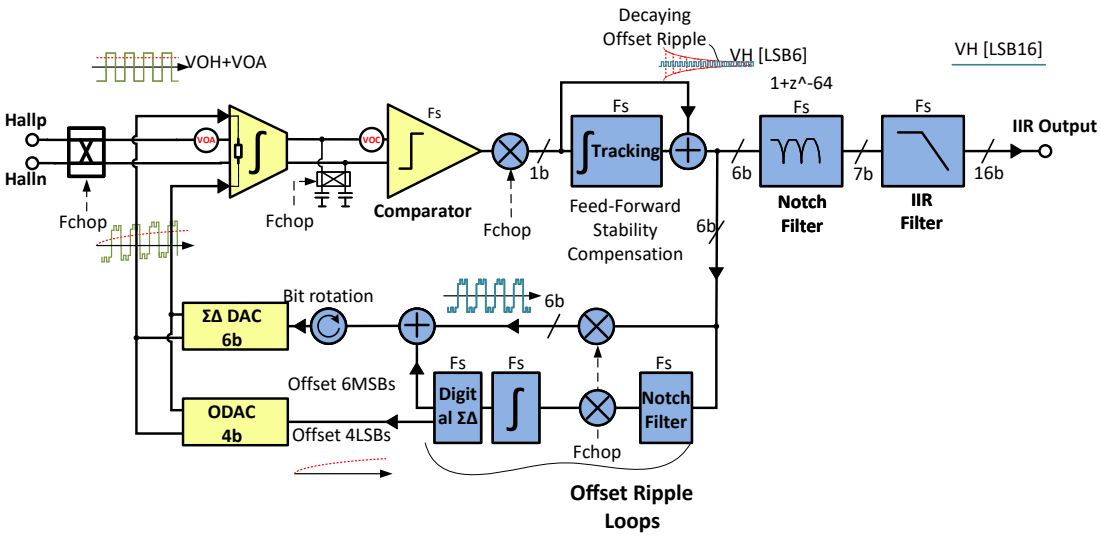


Fig. 4.3 Diagrama de bloc a ADC-ului, inclusiv buclele de corecție a decalajului.

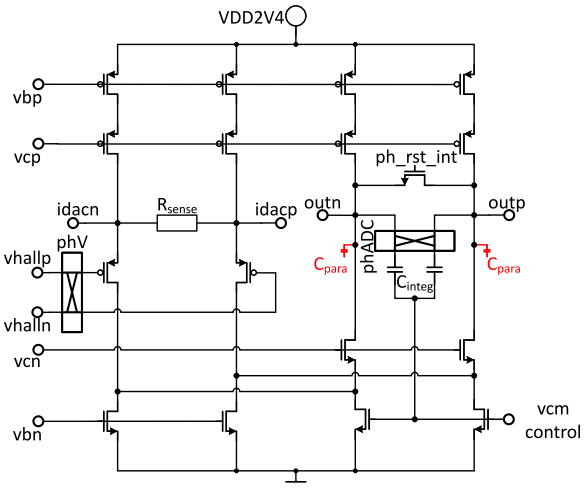


Fig. 4.4 Schemă simplificată a integratorului analogic.

comun (Fig. 4.4). Pentru a reduce consumul de curent, etajul de intrare se bazează pe feedback-ul ΣΔ pentru a liniariza Gm-ul său, și astfel are o transconductanță echivalentă strict invers proporțională cu R_{sense}. Acest lucru face posibilă o referință ADC stabilă tehnologic, cu un coeficient de temperatură bine definit [10], deoarece curentul de DAC este generat dintr-o tensiune de bandgap aplicată unui rezistor pereche.

Pentru a face zgomotul de cuantizare neglijabil, raportul de supraeșantionare ridicat de $F_s/F_{BW}/2 = 357$ este ajutat de un cuantizator de 6 biți care constă într-un comparator analogic și un numărător digital. Această implementare este eficientă din punct de vedere al ariei, dar are două dezavantaje: adaugă un defazaj de 90° în buclă, necesitând astfel o compensare de stabilitate de tip feed-forward, care este, din fericire, trivial de implementat în domeniul digital [5]; și nu poate urmări semnale de intrare cu schimbări rapide. Din acest motiv, condensatoarele de integrare sunt modulate pentru a întoarce semnalul în banda de bază, în timp ce cele trei bucle digitale de feedback reduc conținutul de decalaj.

DAC-ul de 6 biți cu comandă de curent este modulat și codat termometric în domeniul digital. Curentul său de ieșire este injectat în rezistorul de degenerare. Un algoritm de rotire a biților modulează efectele nelineare ale DAC-ului în jurul frecvenței de tăiere, unde sunt eliminate de filtrul notch principal.

4.2.3 Secvențe de Temporizare

După cum este vizibil în Fig. 4.5, cele 4 faze de rotație durează 31, 32, 31, 32 ceasuri [19]. La tranzițiile dintre două cicluri de rotație, are loc următoarea secvență. Comutatoarele de măsurare a tensiunii sunt dezactivate pentru 27 ns, dar semnalul magnetic este încă disponibil la intrarea etajului de intrare pe condensatoarele modulate, care netezesc vârfurile pe modul diferențial și asigură că modul comun la intrare rămâne stabil. Ulterior, curentul Hall este rotit prin dezactivarea și activarea comutatoarelor de

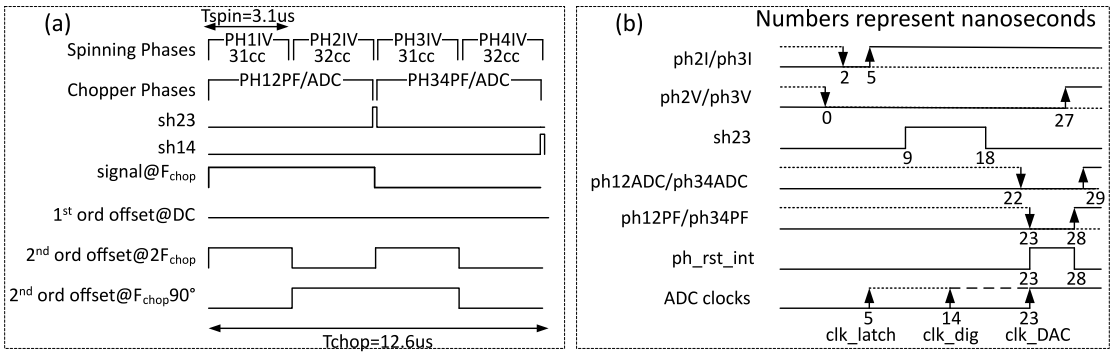


Fig. 4.5 Secvențe de micro- și nano- temporizare.

curent respective *phI* (Fig. 4.2) cu un timp fără suprapunere de 3 ns. Terminalele de citire ale senzorului sunt scurtcircuitate pentru 9 ns pentru a descărca rapid capacitățile parazite corespunzătoare, permițând astfel frecvențe de rotație ridicate. Această acțiune este necesară în special în timpul tranzițiilor de 90°, când aceste noduri trebuie să conveargă către modul comun, venind fie de la masă, fie de la nivelul tensiunii de alimentare [9]. Apoi capacitățile de integrare sunt deconectate pentru 7 ns. În acest timp, cele de filtrare a vârfurilor sunt comutate, iar ieșirea etajului de amplificare este scurtcircuitată pentru a elibera orice sarcină parazită. Comutatoarele de măsurare sunt în sfârșit activate, urmate de capacitățile de integrare.

Într-un sistem de cuantizator cu urmărire (*tracking*), există numai două valori viitoare posibile pentru DAC: starea curentă incrementată sau decrementată cu 1. Componenta digitală precalculează și oferă ambele opțiuni unui multiplexor, permițând comparatorului să facă o selecție rapidă între ele. Întârzierea dintre capturarea ieșirii integratorului și injecția curentului de DAC în rezistorul de degenerare reprezintă o întârziere suplimentară a buclei (*excess loop delay*) de 17 ns.

4.2.4 Implementarea Buclelor Digitale de Corecție a Ondulației de Decalaj

Într-un sistem cu 4 faze, pe lângă semnal, există 3 părți distincte ale ondulației de decalaj care pot fi diferențiate [17]. În implementarea propusă, după demodularea corespunzătoare, se utilizează trei circuite de integrare digitale pentru a acumula lent fiecare dintre aceste componente, care apoi se estompează pe calea principală (Fig. 4.6). Contribuțiile lor sunt sumate într-un registru de 17 biți. Pentru a reduce aria, DAC-ul principal ΣΔ poartă și primii 6 biți MSB ai informației de decalaj. Un DAC suplimentar, care trebuie să fie doar monoton, preia următorii 4 biți, crescând rezoluția buclei de rejecție a decalajului la 10 biți. În final, restul de 7 biți sunt întorși înapoi într-o configurație ΣΔ digitală pentru a evita propagarea erorilor de trunchiere. Buclele descrise sunt operate la F_s, prevenind astfel creșterea zgomotului datorat subeșantionării la F_{chop}.

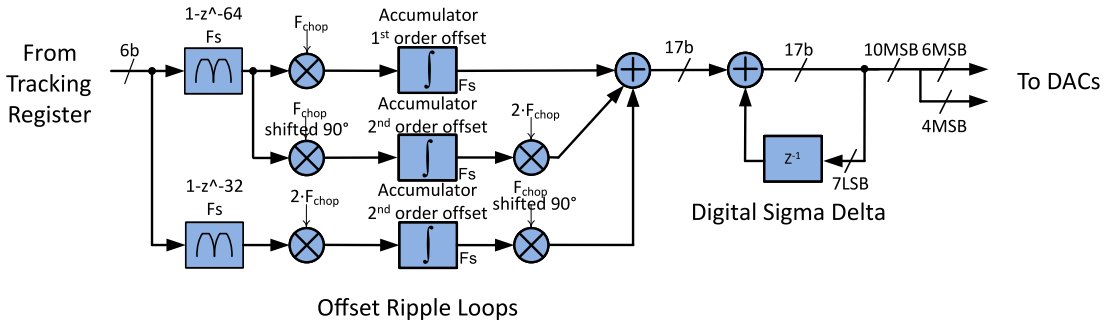


Fig. 4.6 Buclele digitale de rejecție a ondulației de decalaj.

4.2.5 Filtrele Digitale

Pentru a respinge ondulația de decalaj rezidual datorat rezoluției limitate a buclelor digitale, se implementează un filtru notch cu funcția de transfer $1+z^{-N}$, $N = F_s/F_{chop}/2$. Pentru aplicația de măsurare a vitezei de rotație, fluctuația în timp trebuie minimizată. Comparatorul digital transpune durata de eșantionare în jitter care este distribuit uniform între $\pm T_s$. Din acest motiv, reducerea ratei de eșantionare nu poate fi realizată, iar filtrele trebuie să funcționeze la F_s, ceea ce ar necesita N registre de 6 biți. Cu toate acestea, proiectarea notch-ului poate fi optimizată pentru un cuantizator de urmărire, unde valorile succesive diferă doar cu ± 1. Sunt necesare doar N registre de 1 bit pentru a reconstrui ieșirea notch-ului la F_s, pe baza condiției sale inițiale.

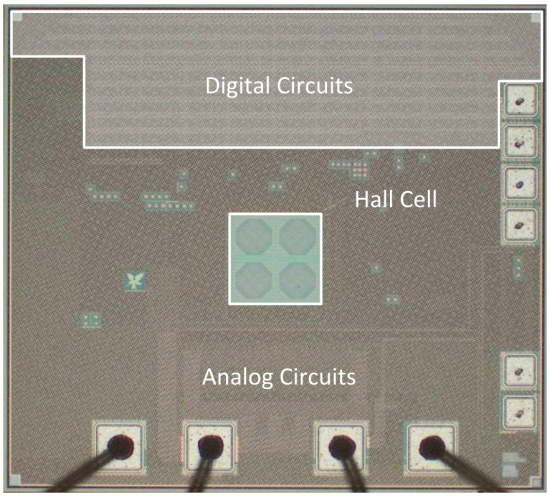
4.3 Rezultate Experimentale

Senzorul magnetic cu CT-ΣΔ-ADC cu cuantizator de urmărire și bucle de decalaj digital (D2D MS1) a fost fabricat într-un proces CMOS de 130 nm. Microfotografia cipului este prezentată în Fig. 4.7a.

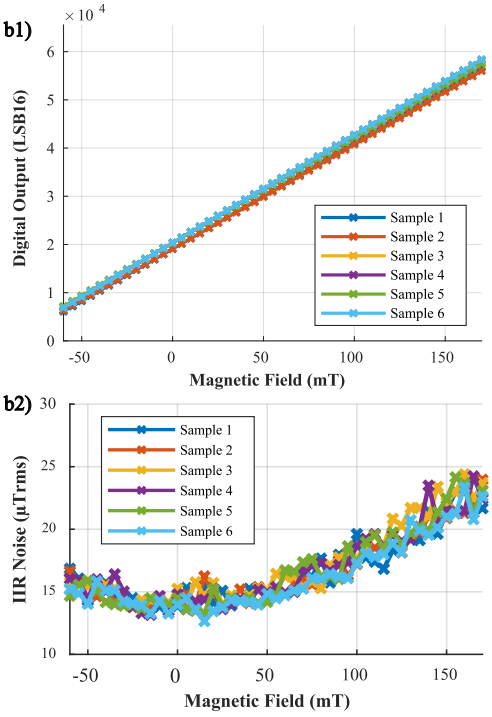
Pentru a valida gama magnetică, s-a utilizat un electromagnet: s-au efectuat măsurători ale 1000 de valori IIR prin interfața digitală la puncte spațiate la 5 mT distanță, iar valorile medii și abaterile standard (Fig. 4.7b,c) au fost reprezentate grafic în funcție de câmpul magnetic. S-a demonstrat o gamă de 230 mT, în timp ce s-a obținut un zgomot de 15 μTrms la 0 mT. Această valoare crește la câmpuri de intrare puternice, unde specificațiile sistemului sunt mai puțin stricte. Asimetria gamei este cauzată de un decalaj necesar aplicației pentru arborele cu came.

Pentru rezultatele decalajului rezidual, cipul a fost introdus într-o cameră Zero Gauss. Tehnicile de circuit propuse demonstrează decalaje reziduale de cel mult 16 μT at 25°C (Fig. 4.8a, 1σ și valoarea maximă măsurată precis pe 7 mostre), pornind de la un decalaj inițial de 4 mT (1σ).

Într-un mod de test, a fost disponibil accesul la comparator, permițând reconstrucția offline a registrului ΣΔ și a filtrelor notch și IIR, în scopul analizei spectrale. Un semnal magnetic de intrare de 30 mTpp și 5 kHz a fost aplicat senzorului. S-au efectuat estimări

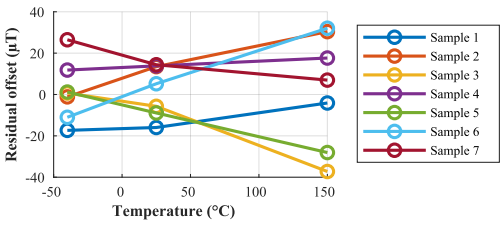


(a)

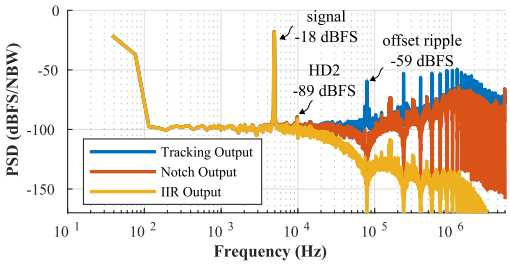


(b)

Fig. 4.7 (a) Microfotografia cipului senzorului de comutare care include circuitele descrise în acest capitol. (b1) Ieșirea digitală vs câmpul magnetic. (b2) Rezultatele măsurătorilor de zgomot vs câmpul magnetic.



(a)



(b)

Fig. 4.8 (a) Rezultatele măsurătorilor decalajului rezidual. (b) Spectrul de frecvență al ieșirilor ΣΔ de urmărire, notch și IIR.

ale densităților spectrale ale semnalelor principale pentru graficul din Fig. 4.8b. A doua armonică de distorsiune cu valoarea de -71 dB este cauzată de lipsa feedback-ului în jurul integratorului analogic, dar este considerată suficientă pentru un ADC de măsurători. Din cauza rezoluției limitate a buclelor de feedback de decalaj (10 biți), ondulația de decalaj este vizibilă la F_{chop}, dar este suprimată de filtrul notch.

Circuitele relevante ocupă 0.25 mm^2 și consumă 2.3 mA din sursa de 2.4 V și 0.76 mA din sursa de 1.5 V. Pe baza unui indice de performanță cunoscut [20], sistemul atinge 138 dB, o îmbunătățire de 3.1x față de stadiul actual al tehnicii (Tabelul 6.1), cu puncte forte în ceea ce privește gama magnetică și consumul de putere.

Capitolul 5

Senzor Magnetic cu ADC ΣΔ și Demodulare Exclusiv Digitală (D2D MS2)

5.1 Introducere

În capitolul anterior (Capitolul 4) a fost demonstrat un ADC ΣΔ în timp continuu cu cuantizator de urmărire și bucle de decalaj digitale [18]. Cu toate acestea, cele trei bucle de decalaj digital sunt destul de complexe, iar sistemul încă are nevoie de un filtru notch în calea principală pentru a suprima decalajul modulat rămas, cauzat de rezoluția limitată a buclelor digitale. O optimizare a sistemului este posibilă dacă decalajul este trecut prin ADC și apoi eliminat doar de filtrul notch. Acest lucru poate fi făcut doar dacă cuantizatorul de urmărire este înlocuit cu o implementare de tip flash, care este subiectul acestui capitol.

Mai mult, în acea implementare, circuitul de demodulare analogic a fost plasat deasupra capacităților de integrare; împreună cu capacitățile parazite de ieșire ale OTA, a rezultat un rezistor cu condensator comutat cu efecte nedorite, cum ar fi degradarea câștigului de frecvență joasă și aliasing al zgomotului de cuantizare. Implementarea unui ADC ΣΔ cu cuantizator flash deschide calea către evitarea oricărui demodulator analogic și realizarea unei demodulări exclusiv digitale, care are avantajul de a limita decalajul rezidual la cel al senzorului și al cutiei sale de comutare. Acest sistem, denumit D2D MS2 (Direct-to-Digital Magnetic Sensor 2), a fost propus în lucrările noastre anterioare [21, 22].

Principiul sistemului D2D MS2, împreună cu forme de undă idealizate în domeniul timpului și frecvenței, este prezentat în Fig. 5.1. Un modulator analogic decuplează semnalul senzorului de decalajul și zgomotul 1/f al ADC-ului. Semnalul apare modulat la F_{chop} și la multiplii săi impari. La ieșirea convertorului ΣΔ, găsim decalajul și zgomotul său de bandă largă adăugate peste semnal. Zgomotul de cuantizare direcționat

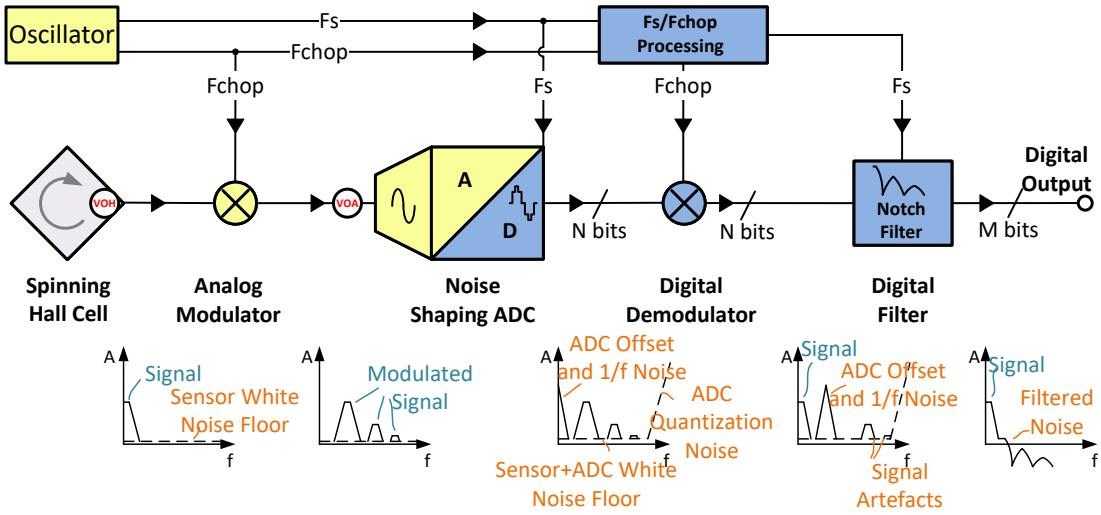


Fig. 5.1 Prezentare generală a sistemului, cu evidențierea semnalelor principale și a reprezentării lor în domeniul frecvenței.

spectral este deplasat în afara benzii de frecvență utile și, ideal, dincolo de armonicele semnificative ale semnalului. Un demodulator digital sinusoidal [23] convertește apoi semnalul, în timp ce decalajul și zgomotul 1/f sunt deplasate la frecvențe mai mari și suprimate de un filtru notch. Înmulțirea cu semnalul sinusoidal rezultă într-o sumă de intermodulație (sau artefact de semnal) la $2 \cdot F_{chop}$, dar și aceasta este îndepărtată de funcționalitatea notch.

5.2 Implementarea Circuitelor

Implementarea la nivel de circuit a blocurilor funcționale principale ale D2D MS2 este descrisă în subsecțiunile următoare.

5.2.1 Senzorul Hall cu Curent Rotativ

Senzorul Hall cu curent rotativ constă din 2 elemente Hall cuplate ortogonal, care consumă 400 μA. Sistemul este proiectat să funcționeze complet de la o sursă de 1,5 V. Densitatea spectrală de zgomot corespunzătoare este de 6,3 nV/$\sqrt{\text{Hz}}$. Se utilizează un schemă de rotație cu 4 faze pentru a putea respinge și efectele de ordinul 2, similar cu Fig. 4.2. Diferit de Capitolul 4, se utilizează o schemă 0°/90°/180°/270°, deoarece scurtcircuitarea terminalelor de citire la rotația de 90°este atât de eficientă.

5.2.2 Implementarea Convertorului Analog-digital

Diagrama bloc a circuitului este prezentată în Figura 5.2. Primul integrator constă dintr-un etaj Gm cu degenerare rezistivă, al cărui curent de ieșire este integrat de un condensator. Urmează un al doilea integrator, iar ieșirea acestuia este eșantionată la F_s

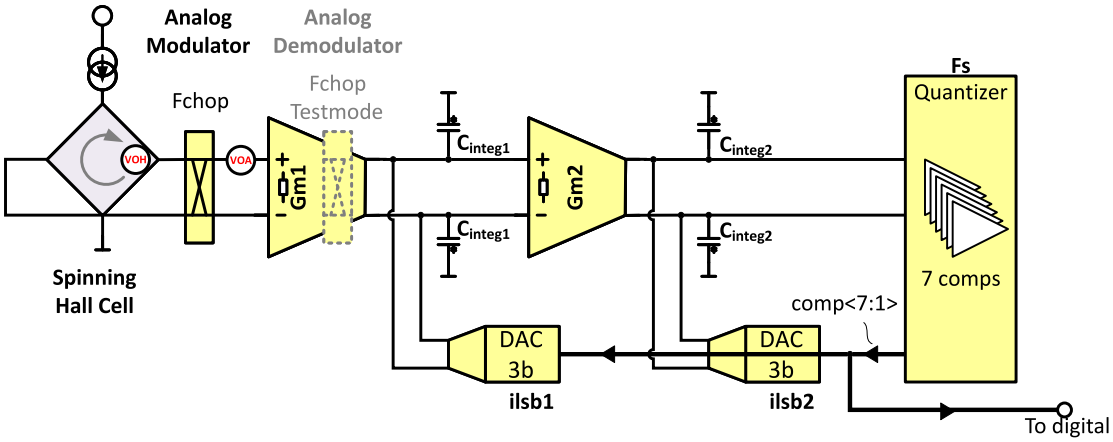


Fig. 5.2 Diagrama bloc a convertorului analog-digital.

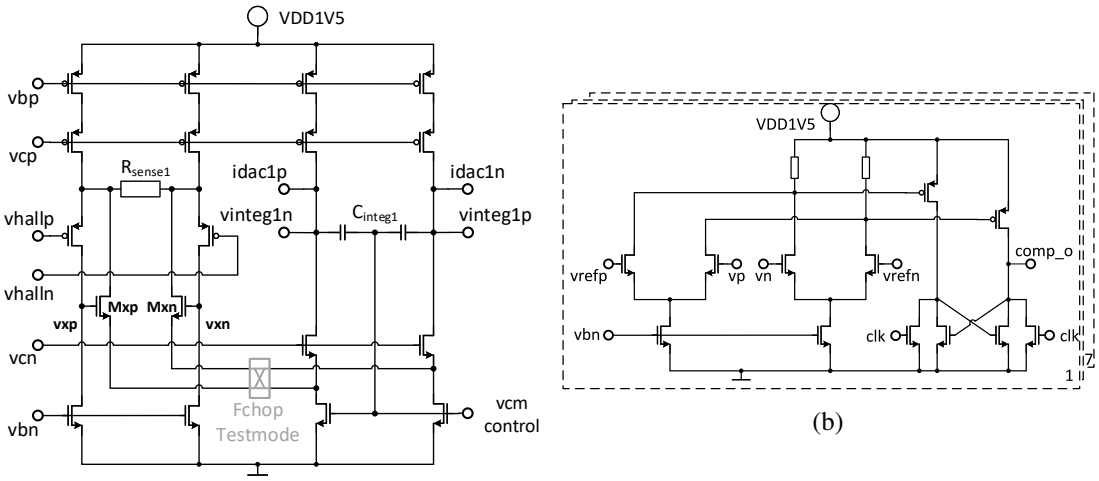


Fig. 5.3 Schema simplificată a a) primului integrator b) comparatorului.

= 20 MHz și cuantizată de 7 comparatoare. Ieșirea termometrică pe 7 linii a acestora alimentează două DAC-uri de 3 biți cu ieșire în curent, care implementează căile de feedback ale modulatorului.

Primul integrator, prezentat în Figura 5.3a, consumă 660 μA și atinge o densitate spectrală de tensiune de 4,8 nV/$\sqrt{\text{Hz}}$, determinată de tranzistoarele de intrare și rezistorul de degenerare de 400 Ω. Decalajul său inițial este de ordinul 440 $\mu V(1\sigma)$. O buclă de feedback DC asigură că tensiunea de intrare este copiată peste rezistorul de degenerare. Bucla constă dintr-un etaj drenă comună și un etaj sursă comună. Condensatorul de compensare nu este arătat pentru simplitate. Curentul de ieșire al cascodei pliate este integrat pe condensatoare de ieșire de 4,7 pF. Un modulator, care poate fi activat în modul de test, este plasat la ieșirea etajului G_m.

Al doilea integrator are cerințe relaxate, deoarece urmează un stadiu de amplificare. El consumă 160 μA și, cu un G_{m2} mai mic de 31,25 μS, nu necesită feedback local. Pentru a asigura stabilitatea buclei de ordinul 2, feedback-ul prin primul integrator trebuie

să fie de 1,5 ori mai slab decât feedback-ul prin cel de-al doilea integrator. Acest lucru se realizează prin:

$$\frac{2 \cdot i_{lsbdac1} \cdot T_s}{R_{sense2} \cdot C_{integ1}} = \frac{i_{lsbdac2}}{1.5} \tag{5.1}$$

cu $i_{lsbdac1} = 2 \cdot i_{lsbdac2} = 4\mu A$.

Câștigul celui de-al doilea integrator este critic într-o implementare multi-bit. Simulări comportamentale extinse au arătat un câștig optim de 0,66. Acest lucru se realizează prin setarea C_{integ2} la 1,88 pF în conjuncție cu valorile componentelor menționate anterior. Dimensiunile circuitului reflectă scalarea efectuată la fiecare nivel de integrator pentru a optimiza variațiile de ieșire. Acest lucru asigură că acestea sunt operate într-un domeniu liniar, relaxând în același timp cerințele de decalaj pentru cuantificator. Comparatorul diferențial dublu (Fig. 5.3b) consumă 40 μA din linia de alimentare de 1,5 V. Fiecare dintre cele 7 instanțe utilizează o tensiune de referință luată dintr-punct de prelevare cu pas de 160 mV.

Ieșirea pe 7 linii poate fi privită ca un element al mulțimii {-7, -5, ..., 5, 7}, controlând efectiv un feedback care acoperă o gamă de $\pm 7 \cdot V_{ref}$, cu un pas de $2 \cdot V_{ref}$, cu V_{ref} referențiat la intrare egal cu $v_{ref} = i_{lsbdac1} \cdot R_{sense1}/2$. DAC-ul cu ieșire în curent a fost optimizat pentru a obține o acuratețe bună de împerechere, deoarece tehnici dinamice (cum ar fi rotația biților sau medierea ponderată a datelor) nu au fost utilizate în această iterație de proiectare. Prin utilizarea unei tensiuni de saturație de peste 400 mV în combinație cu tranzistoare lungi, s-a obținut o acuratețe de împerechere mai bună de 0,5 %rms.

5.2.3 Tehnici de Demodulare Digitală

În cazul demodulării analogice, semnalul, așa cum este văzut de filtrul de buclă, rămâne în banda de bază, în timp ce decalajul și zgomotul de cuantizare sunt deplasate la frecvențe înalte, unde pot fi filtrate de filtrele digitale. Cu toate acestea, orice bloc de după demodulatorul analogic contribuie la decalajul rezidual. În schimb, demodularea digitală include întregul ADC în schema de rejecție a decalajului, limitând decalajul rezidual la contribuția senzorului și a cutiei sale de comutare. Cu toate acestea, armonicele semnalului apar la frecvențe la care zgomotul de cuantizare este substanțial. O demodulare cu semnal dreptunghiular ar crește semnificativ zgomotul din banda de bază din cauza aliasing-ului zgomotului de cuantizare.

În schimb, poate fi utilizat un mecanism de demodulare sinusoidală [21, 22]. Convoluția zgomotului din jurul F_{chop} cu tonurile sinusoidale de demodulare va degrada raportul semnal-zgomot (SNR) cu câțiva dB, în funcție de distanța F_{chop} de colțul zgomotului de cuantizare. Un semnal sinusoidal de 7 biți este utilizat pentru demodulare, așa cum se arată în Figura 5.4a. Acesta este comparat în aceeași imagine cu un semnal de de-

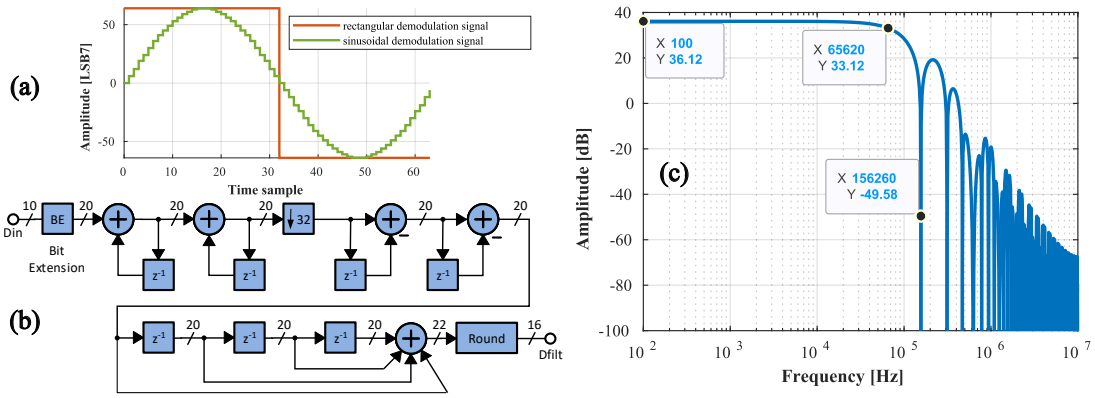


Fig. 5.4 a) Semnalul de demodulare sinusoidal comparat cu cel dreptunghiular. b) Diagrama bloc și c) funcția de transfer a filtrului digital.

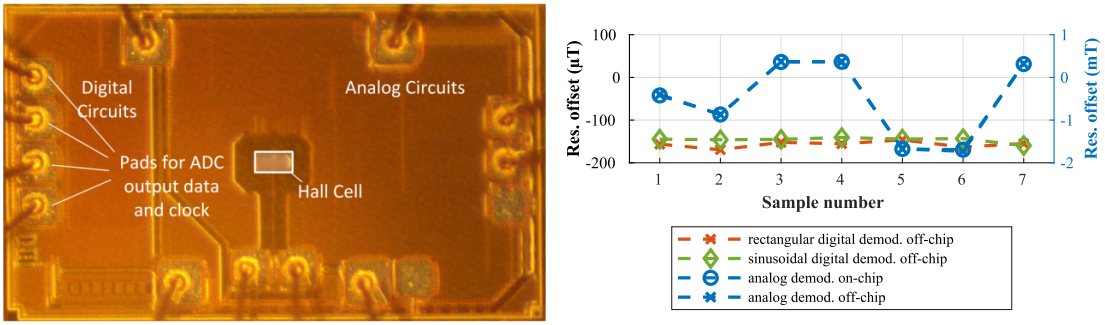
modulare dreptunghiular. În scopul comparației, în acest caz, ele sunt normalizate la o amplitudine de 64 LSB7.

5.2.4 Filtrele Digitale

În partea dreaptă, prima paranteză setează lățimea de bandă finală la aproximativ 65 kHz și suprimă conținutul de decalaj prin crearea de notch-uri la $F_{chop}/2$ și armonicele sale, în timp ce partea de ordinul doi contribuie la atingerea unei pante totale de -60 dB/decadă care elimină efectiv zgomotul de cuantizare al convertorului ΣΔ și suma de intermodulație cauzată de demodularea sinusoidală. Se observă că notch-urile sunt necesare și la $F_{chop}/2$, deoarece decalajul de ordinul 2 al senzorului Hall se modulează la această frecvență. În contrast cu o implementare a cuantizatorului de urmărire, valorile succesive într-un cuantizator flash nu sunt corelate, ceea ce înseamnă că optimizarea ariei în filtrul notch nu este posibilă. Aria ocupată depinde de rata de actualizare necesară.

Intrarea în filtre este un semnal de 10 biți, creat prin înmulțirea unei forme de undă sinusoidale de 6 biți cu ieșirea de 4 biți produsă de convertorul ΣΔ. $\left(\frac{1-z^{-32}}{1-z^{-1}}\right)^2$ poate fi realizat ca un CIC de ordinul 2 cu un factor de decimare de 32, producând o ieșire de 20 de biți. Pentru o rată de actualizare de 625 kSa/s, acesta este urmat de implementarea $\frac{1-z^{-4}}{1-z^{-1}}$ la $F_s/32$, care constă în 4 registre de 20 de biți și sumatoarele corespunzătoare.

Diagrama bloc a filtrului și răspunsul său în frecvență sunt arătate în Fig. 5.4b,c. O extensie de biți sau de semn adaugă 10 biți pentru o lățime totală de 20 de biți. O implementare tipică CIC urmează, cu integratoarele operate la 20 MHz și derivatoarele la 625 kHz, după etajul de decimare. Filtrul final este o medie mobilă de 4 valori, cu rezultatul stocat într-un registru de 22 de biți. Biții suplimentari dincolo de rezoluția dorită de 16 biți sunt ignorați la sfârșit. Numărul estimat de porți este de 2560, care include generarea valorilor sinusoidale, un multiplicator și filtrul descris. Pentru o tehnologie de 130 nm, aria unei porți CMOS cu intrare dublă este de aproximativ 5 μm^2 pentru un total de 13000 μm^2. Situația devine mai favorabilă pentru noduri tehnologice



(a) (b)

Fig. 5.5 (a) Microfotografia cipului descris în acest capitol. (b) Decalaj rezidual pentru demodularea analogică (axa dreaptă) și demodularea digitală (axa stângă).

mai mici. Blocurile digitale consumă aproximativ 80 μA din sursa de alimentare de 1,5 V.

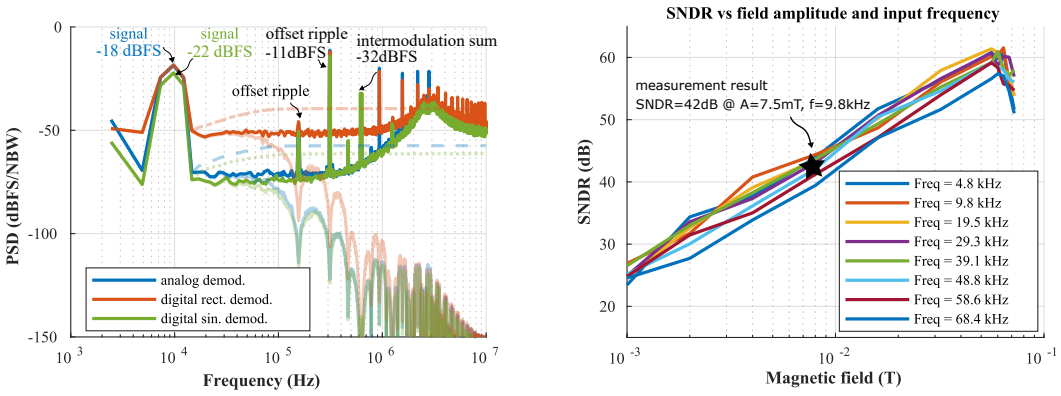
5.3 Rezultate Experimentale

Senzorul magnetic D2D MS2 cu demodulare exlusiv digitală, bazat pe un ΣΔ ADC cu cuantizator flash, a fost fabricat într-un proces CMOS de 130 nm. Microfotografia cipului este prezentată în Fig. 5.5a. Cipul de test conține senzorul Hall, ADC-ul și o parte digitală, plus infrastructura necesară: circuite de referință și de polarizare, oscilator, regulator etc.

Partea digitală implementează demodularea digitală dreptunghiulară și filtrele CIC. De asemenea, face disponibile registrele interne prin intermediul unui protocol de comunicare cu 2 fire. Circuitele pot fi aranjate în anumite configurații de test. De exemplu, demodularea digitală poate fi dezactivată și demodulatorul analogic poate fi activat pentru a compara diferențele dintre cele 2 opțiuni. Fluxul de date al convertorului poate fi accesat la 3 pini de ieșire, împreună cu ceasul sistemului. Acest lucru este necesar pentru a permite analiza spectrală, precum și testarea offline, în Matlab, a diferitelor filtre și opțiuni de demodulare, cum ar fi demodularea sinusoidală.

Figura 5.5b arată un decalaj rezidual de 920 μT (1σ) în modul de test cu demodulare analogică, măsurat pe 7 cipuri, pornind de la un decalaj inițial cca 10 mT (1σ). Îmbunătățirea cu un factor de 10 este rezonabilă, dar departe de stadiul actual al tehnicii. Acest lucru se datorează faptului că doar o parte a circuitului de citire a fost modulată. Simulările arată că includerea oglinzilor de curent, cascodelor și DAC-ului în schema de rejecție a decalajului prin mutarea demodulatorului deasupra condensatoarelor de integrare reduce decalajul rezidual cu $\sim$ 50x la 20 μT (1σ), dar acest lucru poate crește zgomotul [18].

Decalajul rezidual cu demodulator analogic este reprezentat în Fig. 5.5b (linii albastre) atât pentru implementarea pe cip, cât și pentru procesarea off-chip, pentru a



(a) (b)

Fig. 5.6 (a) Spectre de ieșire mediate cu demodulare analogică și digitală. Linile colorate reprezintă ieșirile ΣΔ demodulate, în timp ce linile umbrite arată aceste ieșiri filtrate. Liniile umbrite întrerupte indică zgomotul integrat. (b) Rezultatele simulărilor cu zgomot tranzitoriu, arătând SNDR vs amplitudinea câmpului magnetic și frecvența de intrare. Decalajul inițial a fost setat la 30 mT. Rezultatul măsurătorii este arătat pentru comparație.

demonstra corectitudinea acesteia din urmă. Este comparat cu tehnicile de demodulare digitală (linii roșii și verzi). Se observă axele diferite: axa dreaptă pentru demodularea analogică și axa stângă pentru demodularea digitală. Există o contribuție sistematică de -160 μT, probabil datorată unei asimetrii în zona senzorului: celula este compusă din 2 elemente Hall, în loc de configurația tipică cu patru elemente. Cu toate acestea, abaterea standard a setului este de 11 μT (1σ), ceea ce este comparabil cu stadiul actual al tehnicii.

Spectrele de ieșire ΣΔ mediate, bazate pe fluxul de date ADC și pentru diferite configurații, au fost generate pentru analiza zgomotului. Din cauza unei limitări a modului de test, graficele sunt bazate pe 8192 de puncte, ceea ce face ca intervalul minim de frecvență să fie de aproximativ 2,44 kHz. Mai multe secțiuni pot fi mediate împreună pentru a netezi graficele.

Pentru Fig. 5.6a, un semnal magnetic de A = 7 mT și Fin = 9,8 kHz a fost aplicat senzorului. În cazul demodulării analogice, semnalul este la -18 dBFS. Nu se observă distorsionări în grafic. Ondulația de decalaj la F_{chop} = 312 kHz reprezintă contribuțiile combinate ale decalajului de ordinul 1 al senzorului Hall și decalajului etajului de preluare a semnalului. La F_{chop}/2, se observă o ondulație de decalaj mai mică, acolo unde se găsesc decalajele de ordinul 2 ale senzorului Hall. Filtrul CIC este setat să aibă notch-uri la F_{chop}/2 și multiplii săi, suprimând astfel ambele efecte. Direcționarea spectrală a zgomotului de cuantizare cu +40 dB/decadă este vizibilă, dar atenuată de filtre (linii umbrite). Sistemul este limitat de zgomotul alb, așa cum se indică prin integrarea densității spectrale de putere (linii umbrite întrerupte).

Pentru a obține un decalaj rezidual scăzut, se preferă demodularea digitală, incluzând astfel întregul circuit de citire în schema de modulare. Demodulatorul analogic este dezactivat prin intermediul unei comenzi de test. Semnalul apare acum la $F_{chop} \pm$

9,7 kHz, în vecinătatea colțului zgomotului de cuantizare. Decalajul de ordinul 1 al senzorului Hall rămâne la frecvențe joase. Decalajele secundare sunt modulate la $F_{chop}/2$. Demodulatorul digital trimite componentele de decalaj la $F_{chop}/2$ și F_{chop} și returnează semnalul în banda de bază. Un demodulator dreptunghiular redirecționează zgomotul de cuantizare în bandă de la multiplii impari ai F_{chop}, așa cum se observă în Fig. 5.6a, graficul portocaliu. Zgomotul crește cu un factor de 11x (10dB).

Cu toate acestea, în cazul demodulării sinusoidale, efectuată offline, câștigul este redus cu un factor de $\pi/2$ (4 dB), dar nivelul de zgomot este scăzut simultan cu un factor de 1,2. Acest lucru rezultă într-o degradare a raportului semnal-zgomot (SNR) de 2,3 dB, ceea ce se abate de la teoria așteptată de 1 dB, deoarece zgomotul din jurul semnalului modulat nu este pur alb, ci conține un zgomot de cuantizare semnificativ. În timp ce sensibilitatea tipică este în vecinătatea a 240 LSB16/mT, în cazul demodulării sinusoidale, aceasta este scalată la 152 LSB16/mT, cu un nivel de zgomot (mediat pe cele 7 cipuri măsurate) de 10 LSB16. Acest lucru poate fi calculat la 66 μTrms în banda de 65 kHz.

Simulări care includ zgomotul alb au fost efectuate pentru a demonstra gama magnetică. Decalajul inițial a fost setat la 30 mT, corespunzător unei valori de 3σ. Amplitudinea câmpului magnetic și frecvența de intrare au fost variate pentru a genera graficele SNDR în Fig. 5.6b. Rezultatele arată că o gamă magnetică de $\pm$60 mT este posibilă înainte ca degradarea zgomotului să depășească 15%, cu un SNDR maxim de 58,4 dB. Măsurătoarea dinamică la A = 7,5 mT și Fin = 9,8 kHz este în bună concordanță cu rezultatele simulărilor. SNDR-ul convertorului ΣΔ standalone este cu 4,4 dB mai mare, deoarece zgomotul senzorului domină zgomotul sistemului, depășind zgomotul etajului de prelucrare cu un factor de 1,32.

Suprafața ocupată de D2D MS2 este de 0,11 mm^2. Consumul de putere poate fi calculat la 2,55 mW, deoarece blocurile relevante necesită 1,7 mA din tensiunea de alimentare de 1,5 V.

Tabelul 6.1 arată o comparație a D2D MS2 cu alți senzori Hall CMOS. Arhitectura atinge un FOM_{DR} de 130 dB, comparabil cu cei mai buni senzori Hall CMOS recenti, în timp ce prezintă o tensiune de alimentare scăzută de 1,5 V, cea mai mică arie și o îmbunătățire de cel puțin 2,6x a consumului de putere. O prezentare generală cuprinzătoare a tabelului va fi furnizată în Capitolul 6.

Capitolul 6

Performanțele Senzorilor Magnetici Propuși

Tehnicile noi introduse în capitolele anterioare au creat contextul pentru o gamă magnetică îmbunătățită, în același timp cu reducerea consumului de putere și a ariei. Acest lucru este vizibil în Tab. 6.1, care compară cele două prototipuri propuse (D2D MS1 și D2D MS2) cu senzorii magnetici CMOS de ultimă generație. Cu excepția [5], acestea sunt singurele intrări cu un circuit de prelucrare direct digitală (*D2D*). Cu toate acestea, mulți dintre senzorii cu interfață analogică din tabel (*A*) au o ieșire digitală, adică au un ADC integrat pe cip la finalul lanțului de procesare, ceea ce întărește ideea că interfețele direct digitale sunt optime dacă sunt bine proiectate.

Referindu-ne la Tab. 6.1, senzorul magnetic D2D MS1 (Cap. 4) este realizat folosind un proces CMOS de 130 nm. Pentru a beneficia de o sensibilitate mai mare, a fost utilizată o tensiune de alimentare de 2,4 V pentru Hallbias. Totuși, partea digitală și o parte dintre blocurile analogice sunt alimentate la 1,5 V. În ceea ce privește aria ocupată, 0,25 mm^2 reprezintă cea mai mică arie utilizată, cu excepția lucrărilor [26] și D2D MS2. Decalajul rezidual este mai puțin competitiv decât cel al lucrărilor [5], [25] și D2D MS2. Gama magnetică raportată este cea mai mare, cu o îmbunătățire de cel puțin 1,7x. Gama dinamică este pe locul doi, după [25]. Consumul de energie al sistemului este al doilea cel mai scăzut, după D2D MS2, beneficiind de tensiunea de alimentare și consumul de curent redus. Valorile raportate pentru zgomot, consum de energie și suprafață includ contribuțiile blocurilor digitale, dat fiind că acest senzor magnetic are o ieșire digitală. Limitarea principală a sistemului este lățimea de bandă, restrânsă din cauza cerințelor de zgomot, rezultând într-o valoare semnificativ mai mică decât cerințele tipice pentru senzori de curent, care operează de obicei în domeniul sutelor de kHz [17]. Luând în considerare toate aceste rezultate în calculul indicelui de performanță Schreier FOM_{DR}, D2D MS1 atinge 138 dB, o îmbunătățire de 3,1x față de soluțiile de ultimă generație.

Senzorul magnetic D2D MS2 (Cap. 5) este singura implementare cu tensiune de alimentare de 1,5 V din Tab. 6.1, reprezentând o tendință importantă pentru senzorii moderni. De asemenea are de departe cea mai mică suprafață ocupată. Cu un consum de

Table 6.1 Rezumatul performanțelor și comparația cu senzorii magnetici CMOS de ultimă generație.

	Această teză		[10]	[5]	[11]	[17]	[12]	[24]	[25]
	D2D MS1	D2D MS2	'05	'12	'17	'17	'22	'22	'25
Tehnologie [nm]	130	130	600	350	180	180	180	130	180
Tensiune [V]	2.4/1.5	**1.5**	3	3.3	3.3	5	3.3	3	1.8
Arie [mm^2]	0.25	**0.11**	4.9[a]	6.5[a]	0.69[b]	4.38	0.21	1.12[a]	0.85
Decalaj [μT]	16 (σ)	**11** (σ)	<200	10 (σ)	<35	<40	22 (σ)	<100	0.3 (σ)
Zgomot [μTrms]	15	66	24	4	9	136	47	65	0.3
Densitate zgomot [$\mu T/\sqrt{Hz}$]	0.13	0.26	0.14	0.13	0.34	0.22	0.05	0.33	0.06
Gamă dinamică [mT]	**230**	120	130	30	70	25	21	200	50
Gamă dinamică [dB]	**75**	56	66	68	69	36	44	61	95
Lățime bandă [kHz]	14	65	30	1	0.72	400	820	40	0.03
Putere [mW]	6.8	**2.55**	17.1[a]	41.3[a]	9.9[a]	20.0	16.8	21.9[a]	9.5
FOM_{DR} [dB][c]	**138**	130	128	112	117	109	121	123	130
FOM_{off} [dB][d]	137	**146**	110	104	106	120	128	120	129
Ieșire digitală	Da	Da	Nu	Da	Da	Nu	Da	Nu	Da
Circuit de preluare	D2D	D2D	A	D2D	A	A	A	A	A

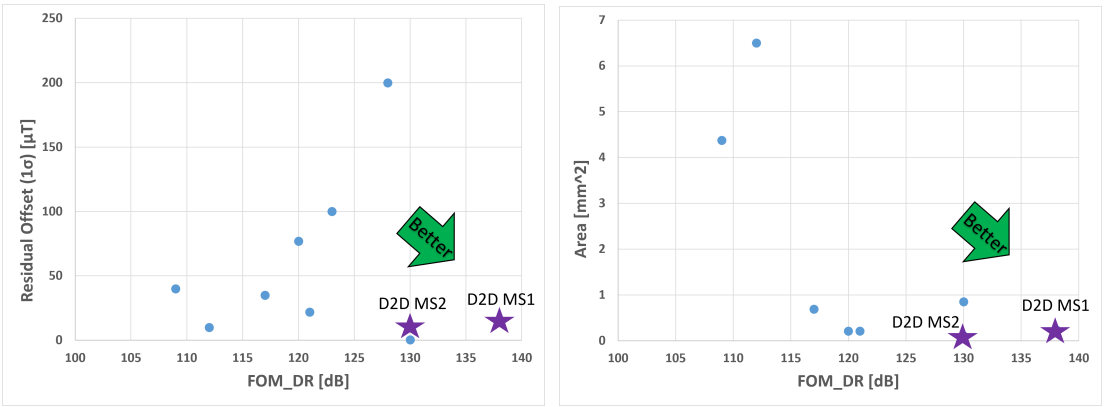
[a] aria/consumul de curent total al cipului [b] estimat din microfotografie

[c] $FOM_{DR} = 10 \cdot \log10[(P_{sig}/\sigma_n^2) \cdot F_{BW}/Power]$

[d] $FOM_{off} = 10 \cdot \log10[(P_{sig}/\sigma_{os}^2) \cdot F_{BW}/Power]$

energie de 2,55 mW, rezultă o îmbunătățire de cel puțin 2,6x a consumului de energie. Decalajul rezidual de 11 μT (1σ) este aproximativ egal cu cel din [5], fiind depășit doar de [25]. Gama magnetică de $\pm$60 mT este a doua cea mai bună, după D2D MS1, și poate fi îmbunătățită prin creșterea rezistenței de degenerare din etajul de prelucrare, cu o penalizare minoră în zgomot. Lățimea de bandă de 65 kHz se situează în intervalul mediu al valorilor din tabel. Performanțele în ceea ce privește zgomotul și densitatea zgomotului (zgomotul împărțit la lățimea de bandă) nu sunt remarcabile din cauza sensibilității reduse asociate tensiunii mai mici de alimentare. În ciuda acestei scăderi a sensibilității, sistemul atinge un indice FOM_{DR} de 130 dB, rezultatul fiind mai bun sau egal cu majoritatea soluțiilor de ultimă generație, cu excepția D2D MS1. Considerând decalajul ca factor limitativ al capacității sistemului de a măsura sau detecta câmpuri magnetice, arhitectura obține un FOM_{off} de 146 dB, o îmbunătățire de 2,8x față de D2D MS1 și depășind restul soluțiilor de ultimă generație cu mai mult de 7x.

Deoarece FOM_{DR} nu conține decalajul rezidual sau aria în formulă, este interesant de observat cum se compară prototipurile descrise în Cap. 4 și 5 cu alți senzori CMOS Hall în termeni de FOM_{DR} vs decalaj rezidual și FOM_{DR} vs arie. Acest lucru este arătat în Fig. 6.1. Direcția ideală este către colțul din dreapta jos al graficului, unde cea mai bună performanță este obținută. Deși D2D MS1 este cel mai bun în termeni de FOM_{DR}, D2D MS2 prezintă decalaj rezidual și arie mai bune, cu costul unui indice de performanță FOM_{DR} mai scăzut. Cu toate acestea, după cum se va vedea în secțiunea finală a tezei, acest lucru deschide calea către lățimi de bandă mai mari, un parametru cheie pentru generația următoare a senzorilor magnetici pentru aplicațiile de curent.



(a) (b)

Fig. 6.1 Cum se compară prototipurile descrise în această teză cu alți senzori magnetici CMOS Hall. (a) FOM_{DR} vs decalaj rezidual și (b) FOM_{DR} vs arie.

Capitolul 7

Concluzii

7.1 Rezumat

Această teză de doctorat a prezentat două arhitecturi monolitice integrate cu prelucrare a semnalului direct digitală pentru senzori Hall (D2D MS1 și D2D MS2), realizate într-o tehnologie de 130 nm. Prin eliminarea preamplificatorului și a buclelor analogice de rejecție a ondulației de decalaj (*offset ripple*) din interfețele analogice tradiționale, au fost obținute atât game magnetice mai largi, cât și un consum de energie mai scăzut. ADC-ul a fost conectat direct la celula Hall cu curent rotativ prin tehnici Gm-C pentru a evita interferențele cu senzorul. Folosind funcția inerentă de anti-aliasing a ADC-urilor sigma-delta de timp continuu cu compensare de feedback (CT $\Sigma\Delta$ ADC), filtrele de tip notch au fost implementate eficient în domeniul digital la frecvența de supraeșantionare pentru a suprima decalajul fără a compromite performanța. Aria analogică a fost redusă, iar complexitatea a fost mutată în domeniul digital, oferind astfel soluții scalabile către noduri tehnologice mai avansate și tensiuni de alimentare mai mici.

Capitolul 1 a introdus domeniul tezei de doctorat: aplicațiile din domeniul auto, industrial și de consum sunt sisteme complexe care necesită soluții cu senzori pentru a monitoriza parametrii, a-i procesa și a răspunde la mediu. În cadrul pieței generale de senzori, senzorii magnetici au fost descriși ca având un rol cheie în permiterea controlului precis al sistemelor avansate atât pe piața auto tradițională, cât și pe piața de consum, care se dezvoltă rapid. Au fost revizuite mai multe tehnologii de detecție magnetică, inclusiv promițătorul efectul TMR, cu sensibilitatea sa mare, dar senzorii Hall continuă să fie un element crucial datorită compatibilității CMOS, preciziei ridicate legate de decalaj, o bună liniaritate chiar și în câmpuri foarte mari și a lipsei efectelor histeretice. A fost identificate zone de îmbunătățire, precum creșterea gamei magnetice, extinderea funcționalității digitale, reducerea tensiunii de alimentare și reducerea costurilor, menținând în același timp cel puțin nivelurile existente de performanță în termeni de decalaj și zgomot.

Capitolul 2 a oferit o introducere la dispozitivul Hall, având scopul de a familiariza cititorul cu caracteristicile și provocările sale, pregătind astfel terenul pentru o înțelegere mai profundă a tehnicilor de circuit prezentate în capitolele ulterioare. A fost explicat efectul Hall, împreună cu variațiile tehnologice ale sensibilității și rezistenței care pot afecta performanța senzorului, urmate de o privire generală asupra câtorva circuite de polarizare care asigură stabilitatea tehnologică, termică și cu tensiunea mecanică. De asemenea, au fost discutate tehnicile de compensare a decalajului, cu un accent pe tehnica curentului de rotație (*current spinning*), o abordare dinamică care diferențiază semnalul senzorului de decalaj, permițând astfel filtrarea ulterioară și reducerea lui.

Capitolul 3 a introdus lumea căilor de procesare a semnalului și a circuitelor de citire, acoperind tehnici de mare precizie, cum ar fi modularea (*chopping*), și oferind o examinare detaliată a blocurilor fundamentale care alcătuiesc aceste sisteme. A fost realizată o trecere în revistă a literaturii existente, cuprinzând interfețele analogice tradiționale pentru senzori și câteva interfețe direct digitale, care urmăresc conectarea ADC-ului direct la senzor. Acest rezumat a relevat oportunități de îmbunătățire în ceea ce privește aria, consumul de putere și gama dinamică, pregătind terenul pentru capitolele următoare.

Un prim sistem (D2D MS1) a fost propus în Capitolul 4 și realizat ca un convertor ΣΔ ADC în timp continuu de ordinul 1 cu un cuantizator de urmărire bazat pe un comparator analogic de 1 bit. Acesta a fost combinat cu trei bucle digitale de decalaj și cu o secvență specială de temporizare pentru a obține un offset de 16 μT (1σ) și zgomot de 15 μTrms într-o gamă magnetică de 230 mT, obținând un indice de performanță FOM_{DR} de 138 dB, cu cel puțin 3,1x mai bun decât stadiul precedent al artei. Capitolul a început prin a oferi contextul pentru o posibilă aplicație a circuitului. A urmat dezvoltarea sistemului, utilizând Simulink pentru modelarea pas cu pas, însoțită de rezultate de simulare. Apoi, a fost descrisă în detaliu implementarea la nivel de tranzistor, incluzând diagrame simplificate ale fiecărui bloc component. Capitolul s-a încheiat cu o discuție a rezultatelor măsurătorilor, inclusiv grafice ai principalelor indici de performanță, cum ar fi gama magnetică, sensibilitatea, decalajul inițial și rezidual, zgomotul și fluctuația în timp (*jitter*).

Un al doilea sistem (D2D MS2) a fost propus în Capitolul 5, având ca scop îmbunătățirea suplimentară a consumului de putere și a ariei, deschizând, totodată, calea pentru îmbunătățirea lățimii benzii de frecvență. ADC-ul CT ΣΔ a fost implementat cu un cuantizator intern de tip flash. Acest lucru a permis semnalului modulat să fie convertit și astfel a permis demodularea exclusiv digitală, limitând decalajul rezidual la cel al senzorului și al cutiei sale de comutare, ocolind necesitatea buclelor digitale de feedback. Folosind un semnal sinusoidal pentru demodulare, a fost obținut un offset de 11 μT (1σ) fără a compromite nivelul de zgomot și cu o amprentă mică de 0,11 mm^2. Împreună cu un consum de putere de 2,6 mW și o gamă magnetică de 120 mT, arhitectura a atins un indice FOM_{offset} de 146 dB, depășind primul sistem cu un factor de 2,8, iar alți

senzori CMOS Hall recenți de mai mult de 7 ori. Urmând o structură similară capitolului anterior, dezvoltarea sistemului a fost mai întâi detaliată, utilizând Simulink pentru a crea un model pas cu pas și cu rezultate de simulare care au validat implementarea. A urmat o descriere detaliată a fiecărui bloc al sistemului, care a inclus diagrame simplificate ce ilustrează implementarea la nivel de tranzistor. În final, au fost discutate rezultatele măsurătorilor, inclusiv decalajul inițial și cel rezidual, analiza spectrală a ieșirii ΣΔ și raportul semnal-zgomot (SNR) vs amplitudinea și frecvența semnalului de intrare.

Pentru a rezuma principiile cheie prezentate în lucrare, Capitolul 6 a început prin compararea interfețelor analogice tradiționale pentru senzori cu cele două implementări direct digitale propuse, ilustrând rolul extins al blocurilor digitale în acest tip de implementări. Compararea celor două prototipuri cu alți senzori CMOS Hall a fost apoi prezentată într-un tabel cuprinzător, care a rezumat principalii indici de performanță, cum ar fi aria, decalajul, gama magnetică și consumul de energie. Această comparație a fost ulterior vizualizată prin grafice ale indicelui FOM_{DR} vs suprafață și vs decalaj rezidual, oferind o privire detaliată asupra modului în care cele două prototipuri se compară cu senzori CMOS Hall de ultimă generație.

În final, acest capitol prezintă un rezumat al tezei, evidențiind contribuțiile originale și enumerând publicațiile originale. Teza se încheie cu perspective pentru dezvoltări ulterioare.

7.2 Contribuții Originale

1. Realizarea unei revizuire extinse a literaturii existente privind senzorii Hall și circuitele de citire analogică [6, 9].

2. Realizarea D2D MS1 – senzorul magnetic CT-ΣΔ-ADC cu cuantizator de urmărire, cu bucle digitale de compensare a decalajului [2, 9].

   (a) Demonstrarea fezabilității unui sistem ΣΔ fără decimare, pentru senzori cu comutare cu jitter scăzut [2].

   (b) Crearea și simularea modelului Matlab&Simulink pentru demonstrarea conceptului [2].

   (c) Implementarea și simularea la nivel de tranzistor fiecare bloc component al D2D MS1 [2].

   (d) Proiectarea unei secvențe de temporizare nouă pentru senzorii Hall [2, 8].

   (e) Introducerea conceptului de reutilizare a DAC-ului ΣΔ ca DAC pentru ondulația de decalaj [2].

   (f) Introducerea unui ΣΔ digital pentru a evita propagarea erorilor de trunchiere de la DAC-ul de ondulație de decalaj cu rezoluție limitată [2].

(g) Crearea unei metode precise de conversie tensiune-curent folosind feedback-ul ΣΔ într-un etaj de prelucrare cu rezistență degenerată [2].

(h) Îmbunătățirea sistemului triplu de bucle pentru reducerea ondulației de decalaj, printr-o implementare digitală la frecvența de supra-eșantionare [2].

(i) Crearea unui model Verilog-A pentru partea digitală a D2D MS1, pentru a permite simulări rapide și precise ale componentelor analogice [2].

(j) Realizarea post-procesării datelor de măsurătoare (experimentale) pentru mostrele de siliciu din D2D MS1 [2].

3. Inventarea și realizarea D2D MS2 – senzorul magnetic CT-ΣΔ-ADC cu cuantizator de tip flash, cu demodulare exclusiv digitală [1, 3, 7, 9].

   (a) Crearea și simularea modelului Matlab&Simulink pentru demonstrarea conceptului [3].

   (b) Implementarea și simularea la nivel de tranzistor fiecare bloc component al D2D MS2 [1].

   (c) Investigația limitărilor și dezavantajelor tehnicilor de demodulare digitală [1, 3].

   (d) Introducerea tehnicilor de demodulare exclusiv digitală și demodulare sinusoidală [1, 3, 5, 7].

   (e) Realizarea măsurătorilor și a post-procesării datelor experimentale pentru mostrele de siliciu din D2D MS2 [1].

4. Introducerea tehnicii ping-pong într-un comparator cu histerezis pentru un senzor magnetic [4].

7.3 Lista Publicațiilor Originale

Lucrări de Revistă

1. **D. -I. -D. Stoica**, A. Ciobanașu, A. Gheorghe, M. Motz and G. Brezeanu, "A Direct-to-Digital Readout Architecture for CMOS Hall Sensors," in IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 72, no. 11, pp. 1655-1659, Nov. 2025, doi: 10.1109/TCSII.2025.3605969, ISI, WOS: 001610854500035 (Q1, 2025)

Lucrări de Conferință

2. **D. -I. -D. Stoica**, M. Motz, A. Gheorghe, I. -I. Cristea and L. Turică, "A 75 dB DR, 0.13 uT/Hz Hall Sensor with CT-SD-ADC, Digital Chopper Ripple Rejection

Loops and Custom Nano-Timing Techniques," 2024 IEEE European Solid-State Electronics Research Conference (ESSERC), Bruges, Belgium, 2024, pp. 524-527, doi: 10.1109/ESSERC62670.2024.10719446, ISI, WOS: 001349548800132.

3. **D. -I. -D. Stoica**, I. -A. Nica, A. Ciobanaşu and G. Brezeanu, "A Continuous-Time Sigma-Delta ADC for Chopped Sensors with Digital Only Demodulation," 2024 International Semiconductor Conference (CAS), Sinaia, Romania, 2024, pp. 1-4, doi: 10.1109/CAS62834.2024.10736855, ISI, WOS: 001361909500036.

4. A. Obuhov, **D. -I. -D. Stoica**, I. -A. Nica and A. Cracan, "A Low Offset Ping-Pong Hysteresis Comparator for Magnetic Sensors," 2024 International Semiconductor Conference (CAS), Sinaia, Romania, 2024, pp. 241-244, doi: 10.1109/CAS62834.2024.10736722, ISI, WOS: 001361909500051.

5. A. Ciobanașu, **D. -I. -D. Stoica**, I. -I. Cristea, A. Cracan, R. Bozomitu, "A Digital Demodulation-Based Architecture for Offset-Free Chopped Sensor Signal Paths Using Oscillator-Based ADCs," 2025 International Semiconductor Conference (CAS), Sinaia, Romania, 2025, pp. 239-242, doi: 10.1109/CAS66707.2025.11222247

6. **D. Stoica** and M. Motz, "A dual vertical Hall latch with direction detection," 2013 Proceedings of the ESSCIRC (ESSCIRC), Bucharest, Romania, 2013, pp. 213-216, doi: 10.1109/ESSCIRC.2013.6649110, IEEE: 6649110.

Brevete

7. **Dan Ioan Dumitru Stoica** and Ioan-Alexandru Nica, "Sensor circuit," US 2025/0062774 A1, Feb. 20, 2025

8. Andrei-Sorin Gheorghe, **Dan Ioan Dumitru Stoica**, Ilie-Ionut Cristea, "Sigma-delta analog to digital converter and method for converting an analog input signal to a digital output signal at a sampling frequency," US 2024/0250693 A1, Jul. 25, 2024

Prezentări

9. **Dan Stoica**, "Direct-to-Digital Interfaces for CMOS Hall-Effect Sensors," presented in *The Fourth Sensor Interfaces Meeting (IEEE SIM'25)*, Veldhoven, The Netherlands

În ceea ce privește lista de publicații, lucrarea numărul 6 a fost publicată înainte de programul doctoral, dar are relevanță pentru subiectul tezei ca un experiment al autorului în interfețe de senzor analogice. În plus, prezentarea numărul 9 a fost susținută ca o prelegere și, în consecință, nu a fost publicată.

7.4 Perspective pentru Dezvoltări Ulterioare

În ceea ce privește posibilitatea de a permite tensiuni de alimentare mai mici pentru senzorii Hall, convertoarele analog-digitale bazate pe oscilatoare oferă o soluție promițătoare, datorită componentei lor de bază - oscilatorul controlat în tensiune (VCO) - care poate funcționa eficient la tensiuni de alimentare foarte mici. O lucrare care demonstrează această capacitate [27] a atins o tensiune de alimentare de 1 V, utilizând o tehnică de demodulare exclusiv digitală, așa cum este prezentată în Cap. 5. Acestă abordare elimină nevoia de bucle analogice de reducere a decalajului și evită intermodularea în banda de bază a sumelor/diferențelor frecvențelor de modulare și de supra-eșantionare .

Într-un alt context, un senzor digital multi-canal poate fi imaginat (Fig. 7.1) pentru a îmbunătăți lățimea de bandă, care este principala limitare a sistemelor propuse. Un senzor Hall cu curent rotativ este utilizat pentru performanța sa la frecvențe joase. Un ADC cu cuantizator de tip flash convertește informația, aducând atât semnalul modulat cât și decalajul în domeniul digital. După demodularea digitală sinusoidală este introdusă o buclă complet digitală pentru a suprima decalajul cu întârzieri minime. Un filtru IIR setează banda la 2 kHz, un optim obținut pentru senzorii hibrizi. În paralel, o bobină cu ieșire în tensiune este urmată de un alt ADC cu cuantizator de tip flash. Semnalul său crește cu frecvența, făcându-l preferabil pentru folosirea la frecvențe înalte. Un filtru trece sus rejectează decalajul etajului de prelucrare, iar un filtru trece jos de 2 kHz, identic cu cel din calea de joasă frecvență, joacă rolul de integrare necesar căii cu bobină. Ieșirile celor două căi de semnal sunt sumate împreună pentru a obține o lățime de bandă de 10 MHz cu acuratețea și raportul semnal-zgomot (SNR) foarte bune. Zgomotul de cuantificare poate fi mare în banda 1-10 MHz. Acesta poate fi suficient pentru aplicații în care răspunsul rapid este mai important decât zgomotul sau poate fi redus prin adăugarea de biți suplimentari în cuantizator și/sau creșterea frecvenței de supra-eșantionare.

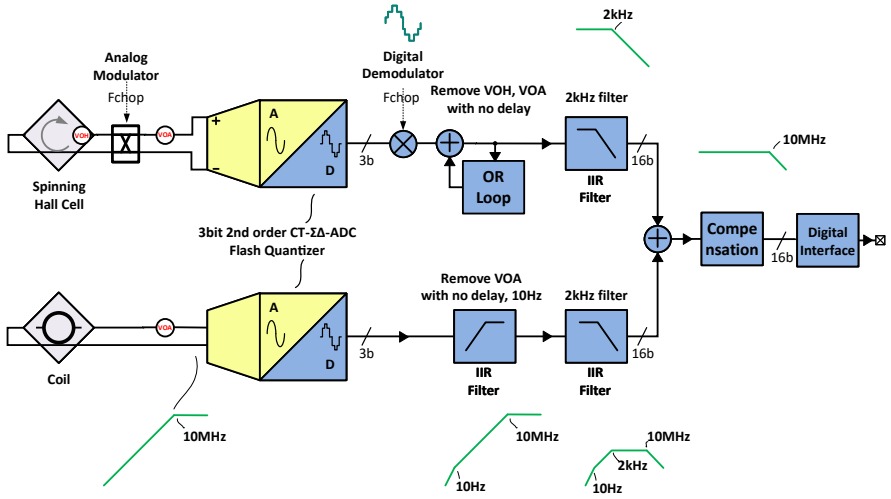


Fig. 7.1 Diagrama bloc a unui senzor digital multi-canal care combină interfețele direct digitale ale unui element Hall și ale unei bobine pentru a obține un raport semnal-zgomot (SNR) ridicat în același timp cu o lățime de bandă ridicată.

Referințe Bibliografice

[1] Magnetic sensors report 2024. https://www.yolegroup.com/product/report/magnetic-sensors-2024/. Accessed: 2025-08-19.

[2] Infineon magnetic sensors. https://www.infineon.com/products/sensor/magnetic-sensors. Accessed: 2025-08-25.

[3] P. Ripka and Michal Janosek. Advances in magnetic field sensors. *Sensors Journal, IEEE*, 10:1108 – 1116, 07 2010.

[4] Radivoje S. Popović. *Hall effect devices*. Series in sensors. Institute of Physics Pub, Bristol Philadelphia, second edition edition, 2004.

[5] Mario Motz, Udo Ausserlechner, Manfred Bresch, Uwe Fakesch, Bernhard Schaffer, Christian Reidl, Wolfgang Scherr, Gerhard Pircher, Michael Strasser, and Volker Strutz. A miniature digital current sensor with differential Hall probes using enhanced chopping techniques and mechanical stress compensation. In *2012 IEEE Sensors*, pages 1–4, Taipei, Taiwan, October 2012. IEEE.

[6] Josef Schweda. *Analysis of Shift Mechanisms in BiCMOS Hall Devices with Scope of a Precise SPICE Simulation Model*. PhD thesis, Technische Universität Wien, 2007.

[7] D. Draxelmayr and R. Borgschulze. A self-calibrating hall sensor ic with direction detection. *IEEE Journal of Solid-State Circuits*, 38(7):1207–1212, 2003.

[8] P.J.A. Munter. A low-offset spinning-current hall plate. *Sensors and Actuators A: Physical*, 22(1):743–746, 1990.

[9] A. Bilotti, G. Monreal, and R. Vig. Monolithic magnetic hall sensor using dynamic quadrature offset cancellation. *IEEE Journal of Solid-State Circuits*, 32(6):829–836, 1997.

[10] M. Motz, D. Draxelmayr, T. Werth, and B. Forster. A chopped hall sensor with small jitter and programmable "true power-on" function. *IEEE Journal of Solid-State Circuits*, 40(7):1533–1540, July 2005.

[11] Sebastien Leroy, Stefan Rigert, Arnaud Laville, Andrea Ajbl, and Gael F. Close. Integrated hall-based magnetic platform for position sensing. In *ESSCIRC 2017 - 43rd IEEE European Solid State Circuits Conference*, pages 360–363, 2017.

[12] Robbe Riem, Johan Raman, and Pieter Rombouts. A 2 ms/s full bandwidth hall system with low offset enabled by randomized spinning. *Sensors*, 22(16), 2022.

[13] M. Ortmanns and F. Gerfers. *Continuous-Time Sigma-Delta A/D Conversion: Fundamentals, Performance Limits and Robust Implementations*. Springer Series in Advanced Microelectronics. Springer, 2006.

[14] C.C. Enz and G.C. Temes. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization. *Proceedings of the IEEE*, 84(11):1584–1614, 1996.

[15] Yongjia Li, Mario Motz, and Leneesh Raghavan. A fast th overcurrent detector for a spinning hall current sensor with ping-pong and chopping techniques. *IEEE Journal of Solid-State Circuits*, 54(7):1852–1861, 2019.

[16] **Dan Stoica** and Mario Motz. A dual vertical Hall latch with direction detection. In *2013 Proceedings of the ESSCIRC (ESSCIRC)*, pages 213–216, Bucharest, Romania, September 2013. IEEE.

[17] Junfeng Jiang and Kofi A. A. Makinwa. Multipath wide-bandwidth cmos magnetic sensors. *IEEE Journal of Solid-State Circuits*, 52(1):198–209, 2017.

[18] **Dan-Ioan-Dumitru Stoica**, Mario Motz, Andrei Gheorghe, Ilie-Ionuţ Cristea, and Liviu Turică. A 75 db dr, 0.13 ut/hz hall sensor with ct-sd-adc, digital chopper ripple rejection loops and custom nano-timing techniques. In *2024 IEEE European Solid-State Electronics Research Conference (ESSERC)*, pages 524–527, 2024.

[19] Ilie-Ionut Cristea Andrei-Sorin Gheorghe, **Dan Ioan Dumitru Stoica**. Sigma-delta analog to digital converter and method for converting an analog input signal to a digital output signal at a sampling frequency, US 2024/0250693 A1, Jul. 25, 2024.

[20] Richard Schreier and Gabor C. Temes. *The FirstOrder Delta Sigma Modulator*, pages 21–62. 2005.

[21] **Dan-Ioan-Dumitru Stoica**, Ioan-Alexandru Nica, Andrei Ciobanaşu, and Gheorghe Brezeanu. A continuous-time sigma-delta adc for chopped sensors with digital only demodulation. In *2024 International Semiconductor Conference (CAS)*, pages 1–4, 2024.

[22] **Dan-Ioan-Dumitru Stoica**, Andrei Ciobanaşu, Andrei Gheorghe, Mario Motz, and Gheorghe Brezeanu. A direct-to-digital readout architecture for cmos hall sensors. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 72(11):1655–1659, 2025.

[23] **Dan Ioan Dumitru Stoica** and Ioan-Alexandru Nica. Sensor circuit, US 2025/0062774 A1, Feb. 20, 2025.

[24] Michaela Keil, Johannes Gert Janschitz, and Mario Motz. A hall effect magnetic sensor with ratiometric output, utilizing a self-regulating chopped amplifier for compensation of offset, temperature and lifetime drift effects. In *2022 Austrochip Workshop on Microelectronics (Austrochip)*, pages 1–4, 2022.

[25] Floris J. P. van Mourik, Sining Pan, Karen M. Dowling, and Kofi A. A. Makinwa. 27.2 a voltage-biased cmos hall sensor with $1.0\mu\mathrm{T}(3\sigma)$ offset and a $60\mathrm{nT}/\sqrt{\mathrm{hz}}$ noise-floor. In *2025 IEEE International Solid-State Circuits Conference (ISSCC)*, volume 68, pages 1–3, 2025.

[26] Robbe Riem, Johan Raman, Jonas Borgmans, and Pieter Rombouts. A low-noise instrumentation amplifier with built-in anti-aliasing for hall sensors. *IEEE Sensors Journal*, 21(17):18932–18944, 2021.

[27] Andrei Ciobanașu, **Dan-Ioan-Dumitru Stoica**, Ilie-Ionuț Cristea, Arcadie Cracan, and Radu-Gabriel Bozomitu. A digital demodulation-based architecture for offset-free chopped sensor signal paths using oscillator-based adcs. In *2025 International Semiconductor Conference (CAS)*, pages 239–242, 2025.